

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

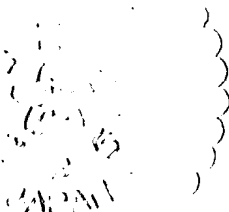
2000年 9月19日

出 願 番 号
Application Number:

特願2000-283998

出 願 人
Applicant(s):

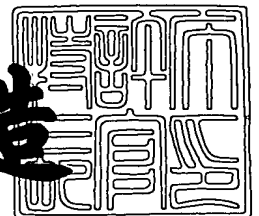
株式会社半導体エネルギー研究所



2001年 6月12日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3055073

【書類名】 特許願

【整理番号】 P005217

【提出日】 平成12年 9月19日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H01L 21/00

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 山崎 舜平

【特許出願人】

 【識別番号】 000153878

 【氏名又は名称】 株式会社半導体エネルギー研究所

 【代表者】 山崎 舜平

【手数料の表示】

 【予納台帳番号】 002543

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光装置およびその作製方法

【特許請求の範囲】

【請求項 1】

絶縁表面を有する基板上に、陰極と、該陰極上に接する E L 材料と、該 E L 材料上に接する陽極とを有する発光素子と、前記陽極に接する絶縁膜と、該絶縁膜に接する炭素を主成分とする薄膜とを有し、
前記陽極は、前記絶縁膜で覆われ、前記絶縁膜は炭素を主成分とする薄膜で覆われていることを特徴とする発光装置。

【請求項 2】

請求項 1 において、前記陽極は、可視光に対して透明もしくは半透明な導電膜からなることを特徴とする発光装置。

【請求項 3】

請求項 1 または請求項 2 において、前記陽極はスズを含む酸化物導電膜からなることを特徴とする発光装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一において、前記絶縁膜は、可視光に対して透明もしくは半透明な絶縁膜からなることを特徴とする発光装置。

【請求項 5】

絶縁表面を有する基板上に陽極、陰極、並びに前記陽極と前記陰極との間に挟まれた E L 材料とを有する発光素子と、炭素を主成分とする薄膜とを有し、

前記陽極は、可視光に対して透明もしくは半透明な導電膜からなり、かつ、前記陽極は、前記炭素を主成分とする薄膜と接して覆われていることを特徴とする発光装置。

【請求項 6】

請求項 5 において、前記陽極は亜鉛を含む酸化物導電膜からなることを特徴とする発光装置。

【請求項 7】

請求項 1 乃至 6 のいずれか一において、前記陰極は周期表の 1 族もしくは 2 族

に属する元素を含む金属膜および酸化物導電膜からなることを特徴とする発光装置。

【請求項 8】

請求項 1 乃至 7 のいずれか一において、前記炭素を主成分とする薄膜は DLC 膜であることを特徴とする発光装置。

【請求項 9】

請求項 1 乃至 8 のいずれか一において、前記絶縁表面を有する基板は、ガラス基板、石英基板、またはプラスチック基板であることを特徴とする発光装置。

【請求項 10】

請求項 1 乃至 8 のいずれか一において、前記絶縁表面を有する基板は、表面に絶縁膜が設けられた耐熱性金属基板であることを特徴とする発光装置。

【請求項 11】

請求項 1 乃至 10 のいずれか一において、前記陰極と接続する TFT は n チャネル型 TFT であることを特徴とする発光装置。

【請求項 12】

請求項 1 乃至 11 のいずれか一において、前記陰極の端部を覆うバンクを有し、前記バンクは、乾燥剤を混入した樹脂からなることを特徴とする発光装置。

【請求項 13】

請求項 1 乃至 12 のいずれか一に記載された発光装置とは、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯情報端末であることを特徴とする発光装置。

【請求項 14】

絶縁表面を有する基板上に発光素子を形成する工程と、
前記発光素子の陽極を覆う絶縁膜を形成する工程と、
炭素を主成分とする薄膜で前記絶縁膜を覆う工程とを有することを特徴とする発光装置の作製方法。

【請求項 15】

請求項 14 において、前記陽極は、スズを含む酸化物導電膜からなることを特徴とする発光装置の作製方法。

【請求項 1 6】

絶縁表面を有する基板上に発光素子を形成する工程と、
炭素を主成分とする薄膜で前記発光素子の陽極を覆う工程とを有することを特徴とする発光装置の作製方法。

【請求項 1 7】

請求項 1 6 において、前記陽極は、亜鉛を含む酸化物導電膜からなることを特徴とする発光装置の作製方法。

【請求項 1 8】

金属表面を有する基板の端部を曲げて基板ホルダーと固定する工程と、
前記金属表面を有する基板上に絶縁膜を形成する工程と、
前記絶縁膜の上に発光素子を形成する工程と、
前記発光素子をシール材で覆う工程と、
炭素を主成分とする薄膜で前記シール材を覆う工程と、
前記基板ホルダーを分離する工程とを有することを特徴とする発光装置の作製方法。

【請求項 1 9】

請求項 1 8 において、前記基板ホルダーは、前記金属表面を有する基板と同じ熱膨張係数を有することを特徴とする発光装置の作製方法。

【請求項 2 0】

請求項 1 8 または請求項 1 9 において、前記基板ホルダーは、ステンレス、セラミック、または Al_2O_3 からなることを特徴とする発光装置の作製方法。

【請求項 2 1】

請求項 1 4 乃至 2 0 のいずれか一において、前記炭素を主成分とする薄膜は DLC 膜であることを特徴とする発光装置の作製方法。

【請求項 2 2】

請求項 1 4 乃至 2 1 のいずれか一において、前記絶縁膜は、可視光に対して透明もしくは半透明な絶縁膜からなることを特徴とする発光装置の作製方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、一对の電極（陽極および陰極）間に発光性材料からなる薄膜を挟んだ素子（以下、発光素子という）を有する装置（以下、発光装置という）に関する。特に、E L（Electro Luminescence）が得られる発光性材料からなる薄膜を用いた発光素子（以下、E L素子という）を有する発光装置に関する。

【0 0 0 2】

【従来の技術】

近年、E L素子を有する発光装置（以下、E L発光装置という）の開発が進んでいる。E L発光装置にはパッシブマトリクス型とアクティブマトリクス型があるが、どちらもE L素子に電流を流すことによってE Lが得られる発光性材料からなる薄膜（発光層）を発光させるという原理で動作する。

【0 0 0 3】

E L素子は、E L層に正孔を注入する電極（陽極）およびE L層に電子を注入する電極（陰極）の間に挟まれて形成されており、陽極から注入された正孔および陰極から注入された電子が、E L層内で再結合する際に発光する現象を用いている。

【0 0 0 4】

E L素子のE L層は、熱、光、水分、酸素等によって劣化が促進されることから、一般的にアクティブマトリクス型のE L発光装置の作製において、画素部に配線や半導体素子を形成した後にE L素子が形成される。

【0 0 0 5】

そして、E L素子が形成された後、E L素子が外気に曝されないようにE L素子が設けられた第1の基板とE L素子を封じるための第2の基板とを貼り合わせて接着などにより封止（パッケージング）するのが一般的であった。

【0 0 0 6】

なお、本明細書中において、陰極と陽極との間に設けられるすべての層を総称してE L層と呼んでいる。よって、公知のE L層の構造、例えば、正孔注入層、発光層、電子輸送層、または電子注入層などの積層体を総称してE L層とする。そしてE L層に一对の電極から所定の電圧をかけ、それにより発光層においてキャ

リアの再結合が起こって発光する。E L 発光装置は、発光素子自体の発光能力を用いるため、液晶表示装置のようにバックライトを用いる必要がなく、軽量化や低消費電力という点で有望視されている。

【0007】

ところが、E L 素子は、耐久性、特に耐酸化性の点で課題があった。E L 層を発光させるために、陰極として用いられる材料は仕事関数が低いアルカリ金属、またはアルカリ土類金属が一般的であるが、このような金属は、酸素または水分と反応を起こしやすく、酸化されやすいことが知られている。E L 層に電子を注入する陰極の酸化は、陰極として用いられる材料から電子が失われることを意味する。また、酸化により陰極として用いられる材料の表面に酸化膜が形成されてしまう。電子数の低下や酸化膜の影響によって、発光輝度の低下が起こると考えられている。

【0008】

【発明が解決しようとする課題】

上述したように、E L 素子は、ごく僅かな酸素や水分によって容易に電極が酸化されてしまい、劣化が簡単に起こる。E L 素子が酸化されないようにするための技術（例えば、酸素および水分を透過しない金属やガラスでE L 素子を封止する、樹脂を用いて貼り合わせる、窒素や不活性ガスを充填する等）開発がされてきた。しかし、金属や樹脂によって封止しても、酸素はわずかな隙間から簡単に入り込んで、陰極や発光層を酸化してしまう。さらに、封止に用いる樹脂も、E L 素子からみれば、簡単に水分を通してしまっており、ダークスポットと呼ばれる非発光部が形成され、時間の経過とともに拡大し、発光しなくなる現象が問題になっていた。

【0009】

さらに、E L 素子は熱にも弱く、さらに、熱が酸化を助長する原因となりうるなど、酸化に結びつく要因が多いといった問題が、E L 発光装置を実用化する上で大きな障害となっていた。

【0010】

本発明はこのような問題点を克服し、信頼性の高い有機E L 発光装置を提供す

ることを課題とする。そして、そのような有機 E L 発光装置を表示部として用いることにより表示部の信頼性が高い電子装置を提供することを課題とする。

【 0 0 1 1 】

【課題を解決するための手段】

本発明は、絶縁表面を有する基板上に陰極、発光層および陽極が積層された E L 素子の構造に関するものである。正孔の供給源である陽極には仕事関数が大きく、且つ、可視光に対して透明な酸化物導電膜（代表的には I T O 膜）が用いられる。

【 0 0 1 2 】

これは陰極として可視光に対して不透明である金属電極を用いた場合、陽極を可視光に対して透明にしなければ、発光層で生成された光（以下、E L 光という）を観測できないからである。この場合、E L 光は陽極を直接透過して観測されるか、もしくは陰極で反射された後に陽極を透過して観測される。即ち、観測者は発光層が発光している画素において陽極を透過した E L 光を観測することができる。なお、E L 光には、励起一重項状態からの発光と励起三重項からの発光とがある。

【 0 0 1 3 】

また、本明細書において、可視光に対して透明とは可視光の透過率が 8 0 ～ 1 0 0 % であることを指し、可視光に対して半透明とは可視光の透過率が 5 0 ～ 8 0 % であることを指す。

【 0 0 1 4 】

本明細書で開示する発明の構成は、

絶縁表面を有する基板上に、陰極と、該陰極上に接する E L 材料と、該 E L 材料上に接する陽極とを有する発光素子と、前記陽極に接する絶縁膜と、該絶縁膜に接する炭素を主成分とする薄膜とを有し、

前記陽極は、前記絶縁膜で覆われ、前記絶縁膜は炭素を主成分とする薄膜で覆われていることを特徴とする発光装置である。

【 0 0 1 5 】

また、上記構成において、前記陽極は、可視光に対して透明もしくは半透明な

導電膜であり、代表的にはスズを含む酸化物導電膜からなる材料であることを特徴としている。また、前記絶縁膜は、可視光に対して透明もしくは半透明な絶縁膜からなることを特徴としている。

【 0 0 1 6 】

また、他の発明の構成は、
絶縁表面を有する基板上に陽極、陰極、並びに前記陽極と前記陰極との間に挟まれた E L 材料とを有する発光素子と、炭素を主成分とする薄膜とを有し、

前記陽極は、可視光に対して透明もしくは半透明な導電膜からなり、かつ、前記陽極は、前記炭素を主成分とする薄膜と接して覆われていることを特徴とする発光装置である。

【 0 0 1 7 】

また、上記構成において、炭素を主成分とする薄膜と接する陽極は、可視光に対して透明もしくは半透明な導電膜であり、代表的には亜鉛を含む酸化物導電膜からなる材料であることを特徴としている。

【 0 0 1 8 】

また、上記各構成において、前記陰極は周期表の 1 族もしくは 2 族に属する元素を含む金属膜および酸化物導電膜からなることを特徴としている。

【 0 0 1 9 】

また、上記各構成において、前記炭素を主成分とする薄膜は D L C 膜であることを特徴とする発光装置。

【 0 0 2 0 】

また、上記各構成において、前記絶縁表面を有する基板は、ガラス基板、石英基板、またはプラスチック基板である透光性基板、あるいは表面に絶縁膜が設けられた耐熱性金属基板である。

【 0 0 2 1 】

また、上記各構成における発光装置が上面出射の発光である場合、前記陰極と接続する T F T は n チャネル型 T F T であることが好ましい。また、前記陰極の端部を覆うバンクを有し、前記バンクは、乾燥剤を混入した樹脂からなることを特徴としている。

【 0 0 2 2 】

また、上記構造を実現するための作製方法に関する発明の構成は、
絶縁表面を有する基板上に発光素子を形成する工程と、
前記発光素子の陽極を覆う絶縁膜を形成する工程と、
炭素を主成分とする薄膜で前記絶縁膜を覆う工程とを有することを特徴とする
発光装置の作製方法である。なお、前記陽極は、スズを含む酸化物導電膜からな
ることを特徴としている。

【 0 0 2 3 】

また、他の作製方法に関する発明の構成は、
絶縁表面を有する基板上に発光素子を形成する工程と、
炭素を主成分とする薄膜で前記発光素子の陽極を覆う工程とを有することを特
徴とする発光装置の作製方法である。なお、前記陽極は、亜鉛を含む酸化物導電
膜からなることを特徴としている。

【 0 0 2 4 】

また、他の作製方法に関する発明の構成は、
金属表面を有する基板の端部を曲げて基板ホルダーと固定する工程と、
前記金属表面を有する基板上に絶縁膜を形成する工程と、
前記絶縁膜の上に発光素子を形成する工程と、
前記発光素子をシール材で覆う工程と、
炭素を主成分とする薄膜で前記シール材を覆う工程と、
前記基板ホルダーを分離する工程と、を有することを特徴とする発光装置の作
製方法である。

【 0 0 2 5 】

上記構成において、前記基板ホルダーは、前記金属表面を有する基板と同じ熱
膨張係数を有する。また、前記基板ホルダーは、ステンレス、セラミック、また
は Al_2O_3 からなることを特徴としている。

【 0 0 2 6 】

また、上記各構成において、前記炭素を主成分とする薄膜は DLC 膜であるこ
とを特徴としている。また、上記各構成において、前記絶縁膜は、可視光に対し

て透明もしくは半透明な絶縁膜からなることを特徴としている。

【 0 0 2 7 】

【発明の実施の形態】

本願発明の実施形態について、図 1 ～図 4 を用いて以下に説明する。

【 0 0 2 8 】

図 1 (A) は、E L モジュールを封止した状態を示す上面図、図 1 (B) は図 1 (A) を A - A' で切断した断面図である。絶縁表面を有する基板 1 0 0 (例えば、ガラス基板、セラミックス基板、結晶化ガラス基板、金属基板もしくはプラスチック基板等) に、画素部 1 0 2、ソース側駆動回路 1 0 1、及びゲート側駆動回路 1 0 3 を形成する。また、1 1 8 はシール材、1 1 9 は D L C 膜であり、画素部および駆動回路部はシール材 1 0 5 で覆われ、そのシール材は D L C 膜 1 1 9 で覆われている。さらに、接着材を用いてカバー材で封止されている。

【 0 0 2 9 】

なお、1 0 8 はソース側駆動回路 1 0 1 及びゲート側駆動回路 1 0 3 に入力される信号を伝送するための配線であり、外部入力端子となる F P C (フレキシブルプリントサーキット) 1 0 9 からビデオ信号やクロック信号を受け取る。なお、ここでは F P C しか図示されていないが、この F P C にはプリント配線基盤 (P W B) が取り付けられていても良い。本明細書における自発光装置には、自発光装置本体だけでなく、それに F P C もしくは P W B が取り付けられた状態をも含むものとする。

【 0 0 3 0 】

次に、断面構造について図 1 (B) を用いて説明する。基板 1 0 0 上に絶縁膜 1 1 0 が設けられ、絶縁膜 1 1 0 の上方には画素部 1 0 2、ゲート側駆動回路 1 0 3 が形成されており、画素部 1 0 2 は電流制御用 T F T 1 1 1 とそのドレインに電氣的に接続された画素電極 1 1 2 を含む複数の画素により形成される。また、ゲート側駆動回路 1 0 3 は n チャネル型 T F T 1 1 3 と p チャネル型 T F T 1 1 4 とを組み合わせた C M O S 回路を用いて形成される。

【 0 0 3 1 】

画素電極 1 1 2 は E L 素子の陰極として機能する。また、画素電極 1 1 2 の両

端にはバンク 1 1 5 が形成され、画素電極 1 1 2 上には E L 層 1 1 6 および E L 素子の陽極 1 1 7 が形成される。

【 0 0 3 2 】

陽極 1 1 7 は全画素に共通の配線としても機能し、接続配線 1 0 8 を経由して F P C 1 0 9 に電氣的に接続されている。さらに、画素部 1 0 2 及びゲート側駆動回路 1 0 3 に含まれる素子は全て陽極 1 1 7、シール材 1 1 8、及び D L C 膜 1 1 9 で覆われている。

【 0 0 3 3 】

なお、シール材 1 1 8 としては、できるだけ可視光に対して透明もしくは半透明な材料を用いるのが好ましい。また、シール材 1 1 8 はできるだけ水分や酸素を透過しない材料であることが望ましい。

【 0 0 3 4 】

また、シール材 1 1 8 を用いて発光素子を完全に覆った後、すくなくとも図 1 に示すように D L C 膜 1 1 9 をシール材 1 1 8 の表面（露呈面）に設ける。或いは図 2（A）に示すように基板 2 0 0 の裏面を含む全面に D L C 膜 2 0 1 を設ける。図 2（A）に示す構成は、基板 2 0 0 が有機樹脂材料である場合、D L C 膜 2 0 1 により基板を通過する水分や酸素を遮断できるため特に有効である。ここで、外部入力端子（F P C）が設けられる部分に D L C 膜が成膜されないように注意することが必要である。マスクを用いて D L C 膜が成膜されないようにしてもよいし、C V D 装置でマスキングテープとして用いるテフロン等のテープで外部入力端子部分を覆うことで D L C 膜が成膜されないようにしてもよい。

【 0 0 3 5 】

以上のような構造で E L 素子をシール材 1 1 8 及び D L C 膜で封入することにより、E L 素子を外部から完全に遮断することができ、外部から水分や酸素等の E L 層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い自発光装置を得ることができる。

【 0 0 3 6 】

また、図 2（B）に示したように、基板 2 1 0 上に形成した発光素子をシール材 2 1 2 で覆った後、第 1 の D L C 膜 2 1 1 で覆い、さらにカバー材 2 1 3 を接

着材 2 1 5 で貼り合わせ、周縁部に第 2 の DLC 膜 2 1 6 を形成して接着材を覆う構成としてもよい。接着材 2 1 5 の内側の空間 2 1 4 には窒素等の不活性気体を充填すればよい。さらに、空間 2 1 4 の内部に吸湿効果をもつ物質や酸化を防止する効果をもつ物質を含有させても良い。このような構成にすることで、さらに EL 素子を外部から完全に遮断することができる。

【 0 0 3 7 】

また、可視光に対して透明あるいは半透明な導電膜を画素電極に用いた場合、画素電極と接する絶縁膜、即ち TFT を覆う絶縁膜として、可視光に対する吸収係数の高い材料からなる薄膜（遮光膜）を用いることが好ましい。代表的には金属粒子もしくはカーボン粒子を分散させた絶縁膜（好ましくは樹脂膜）が挙げられる。このような構成とした場合、外光は遮光膜に達した際に遮光膜に殆ど吸収され、反射光は問題とならない程度にまで低減されるので、高価な円偏光フィルムを用いなくともよい。

【 0 0 3 8 】

また、図 1 では、画素電極を陰極とし、EL 層と陽極を積層したため、発光方向は図 1 に示す矢印の方向となっているが、本発明は図 1 の構成に限定されず、画素電極を陽極とし、EL 層と陰極とを積層して図 1 とは逆方向に発光する構成としてもよい。ただし、画素電極を陽極とする場合には、基板として透明な基板を用い、画素電極として透明または半透明な導電膜（代表的には MgAg と IT-O 膜との積層膜）を用い、電流制御用 TFT として p チャネル型 TFT を用いることが好ましい。

【 0 0 3 9 】

また、図 3 は DLC 膜を形成するための CVD 装置の一例を示している。図 3 は真空室とそれに付随する処理手段を中心に示してある。真空室をその目的別に分類すると、処理基板 3 1 8 を移動させる搬送手段 3 1 0 が設けられた共通室 3 0 2 を中心として、当該処理基板を出し入れするロード・ロック室 3 0 1、当該処理基板に DLC 膜を成膜する第 1 の反応室 3 0 3 及び第 2 の反応室 3 0 4 が、ゲートバルブ 3 0 5 ～ 3 0 7 を介して接続されている。また、排気手段 3 0 8、3 0 9、3 1 1、3 1 2 はそれぞれの真空室に設けられている。

【 0 0 4 0 】

第 1 の反応室 3 0 3 には、ガス導入手段 3 1 2、放電発生手段 3 1 3 が設けられている。また、第 2 の反応室 3 0 4 には、同様にガス導入手段 3 1 5、放電発生手段 3 1 6 が設けられている。ガス供給手段からは、前述の炭化水素系のガスや、その他に Ar や H_2 などを導入することが可能な構成とする。放電発生手段は 1 ~ 1 2 0 MHz の高周波電源と、各反応室中に設けられたカソード及びアノードなどから成っている。DLC 膜は基板をカソード側に設置して成膜する。また、素子基板とカバー材の両面に DLC 膜を形成するには、基板を反転させるなどして両面に成膜されるようにする必要がある。

【 0 0 4 1 】

図 2 (A) に示したように素子基板とカバー材の両面に DLC 膜を形成する場合、例えば、図 3 において第 1 の反応室 3 0 3 で処理基板の一方の面に DLC 膜を形成し、第 2 の反応室 3 0 4 で他方の面に DLC 膜を形成すればよい。この場合の反応室の構成を図 4 を用いて説明する。

【 0 0 4 2 】

図 4 (A) は反応室 4 0 1 に、ガス導入手段 4 0 2 が接続され、シャワー板 4 0 9 からガスが反応室に供給されるアノード 4 0 6 と、高周波電源 4 0 4 が接続されたカソード 4 0 5 が設けられている。その他に排気手段 4 0 3 が設けられている。処理基板 4 0 8 はカソード 4 0 5 上に配置されている。プッシャーピン 4 0 7 は基板を搬送する際に用いる。このような反応室の構成により、処理基板の一方の面と、端部に DLC 膜を形成することができる。また、図 4 (A) で示すようにカソードに段差を設けておくと、処理基板の裏面（端部の近傍）にまで DLC を回り込ませて成膜することができる。勿論、この領域に成膜される DLC 膜は、他の部分と比較すると薄くなっている。

【 0 0 4 3 】

図 4 (B) で示す反応室の構成は、図 4 (A) とは反対側の面、即ち処理基板の裏側に DLC 膜を形成する例を示している。反応室 4 1 0 に、ガス導入手段 4 1 2 が接続し、シャワー板 4 2 0 を通して反応室 4 1 0 内にガスを供給するアノード 4 1 6 と、高周波電源 4 1 4 が接続されたカソード 4 1 5 が設けられている

。その他に排気手段 4 1 3 が設けられている。基板 4 1 8 はカソード 4 1 5 に配置するため、ホルダー 4 1 9 と、それを上下させる機構 4 1 1 が設けられている。処理基板 4 1 8 は最初プッシャーピン 4 1 7 上に保持され、ホルダー 4 1 9 が上昇してカソード 4 1 5 に処理基板がセットされる。こうして、図 4 (A) とは反対側の面、即ち処理基板の裏側に DLC 膜を形成することが可能となる。

【0044】

以上のように、図 1 (B) 及び図 2 (A) で示す発光装置の構成、即ちガスバリア層としての DLC 膜 1 1 9、2 0 1 は、図 3 及び図 4 で説明したプラズマ CVD 装置により形成することができる。勿論、ここで示す装置の構成は一例であり、他の構成の成膜装置を用いて、図 1 (B) 及び図 2 (A) で示す発光装置を作製しても良い。例えば、マイクロ波や電子サイクロトロン共鳴を用いた CVD 装置を適用して DLC 膜を成膜しても良い。

【0045】

本発明により、シール材 1 1 8 及び DLC 膜 1 1 9 をガスバリア層として用いることで、水蒸気や酸素が封止領域内に浸入することを防ぐ効果が増し、EL 素子の安定性を高めることができる。例えば、陰極が酸化して発生するダークスポットを減少させることができる。

【0046】

以上の構成でなる本願発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【0047】

【実施例】

〔実施例 1〕

本発明は EL 素子を用いたあらゆる表示装置に適用することができる。図 4 はその一例であり、TFT を用いて作製されるアクティブマトリクス型の発光装置の例を示す。TFT はチャネル形成領域を形成する半導体膜の材質により、アモルファスシリコン TFT やポリシリコン TFT と区別されることがあるが、本発明はそのどちらにも適用することができる。

【0048】

図 5 では駆動回路部 5 5 0 に n チャネル型 T F T 5 5 2 と p チャネル型 T F T 5 5 3 が形成され、画素部 5 5 1 にスイッチング用 T F T 5 5 4、電流制御用 T F T 5 5 5 が形成されている様子を示している。これらの T F T は、島状半導体層 5 0 3 ~ 5 0 6、ゲート絶縁膜 5 0 7、ゲート電極 5 0 8 ~ 5 1 1 などを用いて形成されている。

【 0 0 4 9 】

基板 5 0 1 としては、ガラス基板、セラミックス基板、結晶化ガラス基板、絶縁膜が表面に設けられた金属基板（または半導体基板）もしくはプラスチック基板を用いることが可能である。本実施例では基板 5 0 1 としてガラス基板を用いた。金属基板としては、耐熱性を有する金属材料、例えば W、N i、またはステンレス等からなる基板を用いることができる。なお、本明細書中でのステンレスとは、クロムを約 1 2 % 以上含有する鋼（鉄と炭素の合金）を指しており、組成上、マルテンサイト系やフェライト系やオーステナイト系に大別できる。なお、T i、N b、M o、C u、N i、または S i から選ばれた一種または複数種を添加したステンレス鋼をも含む。

【 0 0 5 0 】

また、下地膜 5 0 2 a、5 0 2 b は基板 5 0 1 からオリゴマーなどが析出しないように、酸化窒化シリコン（ $S i O_x N_y$ で表される）、窒化シリコン膜などを 5 0 ~ 2 0 0 n m の厚さに形成して基板上に設ける。ここでは 2 層構造とした。

【 0 0 5 1 】

駆動回路部 5 5 0 の回路構成は、ゲート信号側駆動回路とデータ信号側駆動回路とで異なるがここでは省略する。n チャネル型 T F T 5 5 2 及び p チャネル型 T F T 5 5 3 には配線 5 1 2、5 1 3 が接続され、これらの T F T を用いて、シフトレジスタやラッチ回路、バッファ回路などが形成される。

【 0 0 5 2 】

また、層間絶縁膜は窒化シリコン、酸化窒化シリコンなどで形成される無機絶縁膜 5 1 8 と、アクリルまたはポリイミドなどで形成される有機絶縁膜 5 1 9 とから成っている。

【 0 0 5 3 】

また、画素部551では、データ配線514がスイッチング用TFT554のソース側に接続し、ドレイン側の配線515は電流制御用TFT555のゲート電極511と接続している。また、電流制御用TFT555のソース側は電源供給配線517と接続し、ドレイン側の電極516がEL素子の陰極522と接続するように配線されている。図6はこのような画素の上面図を示し、便宜上、図5と共通する符号を用いて示している。また、図6において、A-A'線に対応する断面が図5において示されている。

【0054】

そして、図5に示すように、これら配線を覆うようにアクリルやポリイミドなどの有機樹脂、好ましくは感光性の有機樹脂を用いてバンク520、521が形成される。EL素子556は、MgAgやLiFなどの材料を用いて形成される陰極522と、有機EL材料を用いて作製されるEL層523と、ITO（酸化インジウム・スズ）で形成される陽極524とから成っている。バンク520、521は、陰極522の端部を覆うように形成され、この部分で陰極と陽極とがショートすることを防ぐために設ける。

【0055】

画素電極となる陰極522としては、仕事関数の小さいマグネシウム（Mg）、リチウム（Li）、若しくはカルシウム（Ca）を含む材料を用いる。陰極522として好ましくはMgAg（MgとAgをMg：Ag＝10：1で混合した材料）でなる電極を用いれば良い。他にもMgAgAl電極、LiAl電極、また、LiFAl電極が挙げられる。

【0056】

また、EL層523を形成する材料は、低分子系材料または高分子系材料のどちらであっても構わない。低分子系材料を用いる場合は蒸着法を用いるが、高分子系材料を用いる場合はスピコート法や印刷法またはインクジェット法などを用いる。

【0057】

高分子系材料では、 π 共役ポリマー材料などが知られている。その代表例は結晶質半導体膜パラフェニレンビニレン（PPV）系、ポリビニルカルバゾール（

PVK)系、ポリフルオレン系などが上げられる。このような材料を用いて形成されるEL層は、単層又は積層構造で用いられるが、積層構造で用いた方が発光効率が良い。一般的には陽極上に正孔注入層／正孔輸送層／発光層／電子輸送層の順に形成されるが、正孔輸送層／発光層／電子輸送層、または正孔注入層／正孔輸送層／発光層／電子輸送層／電子注入層のような構造でも良い。本発明では公知のいずれの構造を用いても良いし、EL層に対して蛍光性色素等をドーピングしても良い。

【0058】

また、上記有機EL材料とは、電流注入による発光体であって発光材料が有機材料を有するものを指し、例えば、以下の米国特許又は公開公報に開示された材料である。米国特許第4,356,429号、米国特許第4,539,507号、米国特許第4,720,432号、米国特許第4,769,292号、米国特許第4,885,211号、米国特許第4,950,950号、米国特許第5,059,861号、米国特許第5,047,687号、米国特許第5,073,446号、米国特許第5,059,862号、米国特許第5,061,617号、米国特許第5,151,629号、米国特許第5,294,869号、米国特許第5,294,870号、特開平10-189252号公報、特開平8-241048号公報、特開平8-78159号公報。

【0059】

なお、本明細書中では、陰極（画素電極）、EL層及び陽極で形成される発光素子をEL素子と呼ぶ。

【0060】

陰極522とEL層523とでなる積層体は、各画素で個別に形成する必要があるが、EL層523は水分に極めて弱いため、通常のリソグラフィ技術を用いることができない。また、アルカリ金属を用いて作製される陰極522は容易に酸化されてしまう。従って、メタルマスク等の物理的なマスク材を用い、真空蒸着法、スパッタ法、プラズマCVD法等の気相法で選択的に形成することが好ましい。

【0061】

なお、カラー表示には、R（赤）G（緑）B（青）に対応した三種類のEL素子を形成する方式、白色発光のEL素子とカラーフィルターを組み合わせた方式、青色又は青緑発光のEL素子と蛍光体（蛍光性の色変換層：CCM）とを組み合わせた方式等がある。

【0062】

具体的なEL層523としては、赤色に発光するEL層にはシアノポリフェニレン、緑色に発光するEL層にはポリフェニレンビニレン、青色に発光するEL層にはポリフェニレンビニレンまたはポリアルキルフェニレンを用いれば良い。EL層の厚さは30～150nmとすれば良い。

【0063】

上記の例は発光層として用いることのできる有機EL材料の一例であり、これに限定されるものではない。発光層、電荷輸送層、電荷注入層を形成するための材料は、その可能な組合せにおいて自由に選択することができる。本実施例で示すEL層は、発光層とPEDOT（ポリチオフェン）またはPAni（ポリアニリン）から成る正孔注入層を設けた構造とする。

【0064】

EL層523の上にはEL素子の陽極524が設けられる。陽極としては、透光性を有する導電材料、例えばITOを用いる。

【0065】

図5ではスイッチング用TFT554をマルチゲート構造としている。ポリシリコンを用いたTFTは、高い動作速度を示すが故にホットキャリア注入などの劣化も起こりやすい。そのため、画素内において機能に応じて構造の異なるTFT（オフ電流の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFT）を形成すれば、高い信頼性を有し、且つ、良好な画像表示が可能な（動作性能の高い）表示装置を作製する上で非常に有効である。本実施例において、スイッチング用TFTおよび電流制御用TFTは、低濃度不純物領域（LDD領域）を有するnチャネル型TFTで形成するのが望ましい。

【0066】

ITOからなる陽極上には、発光素子を覆うシール材557が設けられる。こ

のシール材としては、可視光に対して透明もしくは半透明な絶縁膜、例えばアクリルやポリイミドなどの有機樹脂、好ましくは感光性の有機樹脂を用いればよい。シール材 5 5 7 は、できるだけ水分や酸素を透過しない材料であることが望ましい。

【 0 0 6 7 】

さらに、シール材 5 5 7 を覆って D L C 膜 5 5 8 が設けられる。図 1 (B) に示したように、少なくともシール材を覆って D L C 膜を形成してもよいし、図 2 (A) に示したように F P C の入力端子部以外を全て覆う D L C 膜を形成してもよい。D L C 膜を成膜するとき、入力端子部はマスキングテープやシャドーマスクを用いて、予め被覆しておけば良い。なお、D L C 膜 5 5 8 の膜厚はできるだけ薄く設け、透光性の低下を抑えることが望ましい。また、D L C 膜の成膜装置としては、図 3 または図 4 に示した装置を用いればよい。

【 0 0 6 8 】

また、E L 層を外部から完全に遮断するため、接着によりカバー材（プラスチック基板の材料として、例えば F R P (Fiberglass-Reinforced Plastics)、P V F (ポリビニルフロライド)、マイラー、ポリエステルまたはアクリル) を貼り合わせる。

【 0 0 6 9 】

また、E L 素子の劣化を防ぐために、当該素子がカバー材で封止された空間内または空隙に酸化バリウムなどの乾燥剤を封入する。乾燥剤を設置する場所は、E L 素子でバンプの下層部、上層部、或いは内部であれば良い。または、駆動回路上に設けても良い。その他に、シール材形成領域であっても良い。本実施例では、図示しないが、駆動回路上に乾燥剤を封入した。

【 0 0 7 0 】

以上のような構造で E L 素子を空間に封入することにより、E L 素子を外部から完全に遮断することができ、外部から水分や酸素等の E L 層の酸化による劣化を促す物質が侵入することを防ぐことができる。

【 0 0 7 1 】

〔実施例 2〕

E L 素子の劣化を防ぐために、当該素子が封止された空間内または空隙に酸化バリウムなどの乾燥剤を封入する手段が用いられている。本実施例では、画素部において、隣接する画素を分離するために設けるバンクに乾燥剤を封入する例を図 7 を用いて示す。図 7 で示すのは、図 6 で示す B - B' 線に対応する断面であり、便宜上、図 5 及び図 6 と共通の符号を用いて説明する。

【 0 0 7 2 】

図 7 (A) はバンク 5 2 1 の中に乾燥剤 5 8 0 を分散させて設けた例である。バンク 5 2 1 は熱硬化型または感光性の有機樹脂材料で形成する。このとき、重合する前の有機樹脂材料中に乾燥剤を分散させておき、そのまま塗布形成する。

【 0 0 7 3 】

図 7 (B) は有機樹脂絶縁膜 5 1 9 上に乾燥剤 5 8 1 を形成する例を示す。この場合、乾燥剤は真空蒸着法や印刷法を用いて所定の場所に所定のパターンで形成する。そして、その上にバンク 5 2 1 を形成する。

【 0 0 7 4 】

図 7 (C) はバンク 5 2 1 の上に乾燥剤 5 8 2 を形成する例を示す。乾燥剤 5 8 2 は同様に真空蒸着法や印刷法により形成する。

【 0 0 7 5 】

図 7 (A) ~ (C) で示した例は、一例にすぎず、これらを適宜組み合わせて形成しても良い。また、図 1、図 2 に示す構成に本実施例の構成を組み合わせても良い。また、上記乾燥剤の設置方法を実施例 1 で示す表示装置に適用すれば、D L C 膜のガスバリア性がさらに高まり、より信頼性の高い表示装置を完成させることができる。

【 0 0 7 6 】

〔実施例 3〕

図 8 は逆スタガ型の T F T を用いた表示装置の一例を示す。使用する基板 6 0 1 や E L 素子 6 5 6 は実施例 1 と同様な構成であり、ここではその説明を省略する。

【 0 0 7 7 】

逆スタガ型の T F T は、基板 6 0 1 側からゲート電極 6 0 8 ~ 6 1 1、ゲート絶

縁膜 6 0 7、半導体膜 6 0 3～6 0 6 の順に形成されている。図 8 において、駆動回路部 6 5 0 に n チャンネル型 T F T 6 5 2 と p チャンネル型 T F T 6 5 3 が形成され、画素部 6 5 1 にスイッチング用 T F T 6 5 4、電流制御用 T F T 6 5 5、E L 素子 6 5 6 が形成されている。層間絶縁膜は窒化シリコン、酸化窒化シリコンなどで形成される無機絶縁膜 6 1 8 と、アクリルまたはポリイミドなどで形成される有機樹脂膜 6 1 9 とから成っている。

【 0 0 7 8 】

駆動回路部 6 5 0 の回路構成は、ゲート信号側駆動回路とデータ信号側駆動回路とで異なるがここでは省略する。n チャンネル型 T F T 6 5 2 及び p チャンネル型 T F T 6 5 3 には配線 6 1 2、6 1 3 が接続され、これらの T F T を用いて、シフトレジスタやラッチ回路、バッファ回路などが形成される。

【 0 0 7 9 】

画素部 6 5 1 では、データ配線 6 1 4 がスイッチング用 T F T 6 5 4 のソース側に接続し、ドレイン側の配線 6 1 5 は電流制御用 T F T 6 5 5 のゲート電極 6 1 1 と接続している。また、電流制御用 T F T 6 5 5 のソース側は電源供給配線 6 1 7 と接続し、ドレイン側の電極 5 1 6 が E L 素子の陽極と接続するように配線されている。

【 0 0 8 0 】

そして、これら配線を覆うようにアクリルやポリイミドなどの有機樹脂、好適には感光性の有機樹脂を用いてバンク 6 2 0、6 2 1 が形成される。E L 素子 6 5 6 は、I T O（酸化インジウム・スズ）で形成される陽極 6 2 4、有機 E L 材料を用いて作製される E L 層 6 2 3、M g A g や L i F などの材料を用いて形成される陰極 6 2 2 とから成っている。バンク 6 2 0、6 2 1 は、陰極 6 2 2 の端部を覆うように形成され、この部分で陰極と陽極とがショートすることを防ぐために設ける。

【 0 0 8 1 】

その他、T F T の構造を省けば、画素部の構成、及び表示装置の構成は実施の形態と同様な構成となる。ポリシリコンを用いた逆スタガ型 T F T は、アモルファスシリコン T F T（通常は逆スタガ型 T F T で形成される）の製造ラインを流用

して作製できるという利点がある。勿論、エキシマレーザーを用いたレーザーアニール技術を使えば、300℃以下のプロセス温度でもポリシリコンTFTが作製可能である。

【0082】

〔実施例4〕

本実施例では、亜鉛を含む酸化導電膜をEL素子の陽極に用いた表示装置の一例を図9に示す。使用する基板やEL素子は実施の形態に示した図1の構成と同様の構成でよく、ここではその詳細な説明は省略する。

【0083】

図9（A）は、ELモジュールを封止した状態を示す上面図、図9（B）は図1（A）をA-A'で切断した断面図である。絶縁表面を有する基板700（例えば、ガラス基板、セラミックス基板、結晶化ガラス基板、金属基板もしくはプラスチック基板等）に、画素部702、ソース側駆動回路701、及びゲート側駆動回路703を形成する。また、718はDLC膜であり、画素部および駆動回路部はそのDLC膜718で覆われている。

【0084】

なお、708はソース側駆動回路701及びゲート側駆動回路703に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）709からビデオ信号やクロック信号を受け取る。

【0085】

次に、断面構造について図9（B）を用いて説明する。基板700上に絶縁膜710が設けられ、絶縁膜710の上方には画素部702、ゲート側駆動回路703が形成されており、画素部702は電流制御用TFT711とそのドレインに電氣的に接続された画素電極712を含む複数の画素により形成される。また、ゲート側駆動回路703はnチャネル型TFT713とpチャネル型TFT714とを組み合わせたCMOS回路を用いて形成される。

【0086】

画素電極712はEL素子の陰極として機能する。また、画素電極712の両端にはバンク715が形成され、画素電極712上にはEL層716およびEL

素子の陽極 717 が形成される。

【0087】

本実施例では、EL素子の陽極 717 として亜鉛を含む酸化物導電膜、例えば、酸化亜鉛 (ZnO)、または酸化亜鉛に酸化ガリウムを添加した酸化物導電膜、または酸化インジウムに 2～20 [%] の酸化亜鉛 (ZnO) を含む酸化導電膜を用いる。陽極 717 は全画素に共通の配線としても機能し、接続配線 708 を経由して FPC 709 に電氣的に接続されている。

【0088】

また、画素部 702 及びゲート側駆動回路 703 に含まれる素子は全て DLC 膜 718 で覆われている。陽極に ITO を用いている実施例 1 では、DLC を直接接して成膜することが困難であった。それに対して本実施例の陽極 717 は酸化物導電膜であるが、DLC 膜を直接接して成膜することができる。

【0089】

EL素子を外部から完全に遮断するため、DLC 膜 718 をすくなくとも画素部に設ける。図 9 では、画素部、ソース側駆動回路、及びゲート側駆動回路を覆うように DLC 膜 718 を設けた。

【0090】

また、基板 700 の裏面を含む全面に DLC 膜を設けてもよい。基板 700 が有機樹脂材料である場合、DLC 膜を全面に形成することにより基板を通過する水分や酸素を遮断できるため特に有効である。ここで、実施例 1 と同様に外部入力端子 (FPC) が設けられる部分に DLC 膜が成膜されないように注意することが必要である。

【0091】

また、本実施例では画素電極 (陰極) として可視光に対して透明あるいは半透明な導電膜、ここでは半透明な MgAg 膜と ITO 膜との積層膜を用いた。さらに絶縁膜 719、即ち TFT を覆う絶縁膜として、可視光に対する吸収係数の高い材料からなる薄膜 (遮光膜) を用いた。この遮光膜として、代表的には金属粒子もしくはカーボン粒子を分散させた絶縁膜 (好ましくは樹脂膜) が挙げられる。本実施例では、このような構成としたため、外光は遮光膜に達した際に遮光膜

に殆ど吸収され、反射光は問題とならない程度にまで低減されるので、高価な円偏光フィルムを用いない構成とすることができた。

【 0 0 9 2 】

さらに、実施例 1 と同様に、本実施例は E L 層を外部から完全に遮断するため、接着によりカバー材（プラスチック基板の材料として、例えば F R P (Fiberglass-Reinforced Plastics)、P V F (ポリビニルフロライド)、マイラー、ポリエステルまたはアクリル) を貼り合わせる。

【 0 0 9 3 】

以上のような構造で E L 素子を D L C 膜 7 1 8 で封入することにより、E L 素子を外部から完全に遮断することができ、外部から水分や酸素等の E L 層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い自発光装置を得ることができる。

【 0 0 9 4 】

〔実施例 5〕

本実施例では、膜厚の薄い耐熱性金属基板を用いて発光装置を形成する一例を図 1 0 及び図 1 1 に示す。

【 0 0 9 5 】

まず、素子形成基板となる耐熱性を有する金属基板 8 0 2 と、基板ホルダー 8 0 1 とを用意する。金属基板 8 0 2 (金属表面を有する基板) としては、ステンレス基板を用意する。この基板 8 0 2 の厚さは $10\mu\text{m} \sim 30\mu\text{m}$ のものを用いる。また、基板ホルダー 8 0 1 としては、金属基板 8 0 2 よりも厚いステンレス基板を用意する。この基板 8 0 1 の厚さは $500\mu\text{m} \sim 1000\mu\text{m}$ のものを用いる。また、基板ホルダー 8 0 1 としては、セラミックあるいはアルミナ (Al_2O_3) を用いることもできる。

【 0 0 9 6 】

次いで、図 1 0 (A) に示すように端部に少なくとも曲面を持つ基板ホルダー 8 0 1 と金属基板 8 0 2 とを基板間に空気が入らないように固定し、さらに固定部 8 0 3 を用いて金属基板 8 0 2 の端部を固定し、密着性をより強固なものとする。こうして、固定した状態を図 1 0 (B) に示した。ここでは、固定部 8 0 3

を枠とし、基板ホルダー 8 0 1 をはめ込むようにして接着材を用いることなく金属基板 8 0 2 を基板ホルダー 8 0 1 に固定した。また、固定部をテープ状またはバンド状として金属基板の端部を基板ホルダーに固定してもよい。なお、金属基板 8 0 2 を基板ホルダー 8 0 1 に密着させて固定する工程は、室温～4 0 0℃、かつ真空中で行うことによって、両基板間に空気が入らないようにすることが好ましい。また、金属基板 8 0 2 に広げる力を加えながら基板ホルダーに被せ、必要があれば押し付けることで密着させてもよい。

【 0 0 9 7 】

また、固定後の金属基板における表面の凹凸の表面粗さの最大高さ (R_{\max}) は、1 μm 以下と平坦なものとするのが好ましい。なお、この最大高さ (R_{\max}) は、J I S B - 0 6 0 1 によるものである。あるいは、固定後の金属基板における表面の凹凸の 1 mm 平方当りの高低差が 1 μm となることが好ましい。さらに、その凹凸の凸部の曲率半径は、1 μm 以上、好ましくは 1 0 μm 以上とする。また、金属基板における表面の平坦性を向上させる公知の技術、例えば C M P (ケミカルメカニカルポリッシング) と呼ばれる研磨工程を用いてもよい。

【 0 0 9 8 】

次いで、金属基板 8 0 2 上に下地絶縁膜を形成した後、その下地絶縁膜上に必要な素子を形成する。なお、簡略化のため下地絶縁膜の表面を平坦なものとして示しているが、実際には固定部と金属基板とが接触する部分に段差が生じる。素子形成基板がプラスチック基板であればプロセス温度が 3 5 0℃ 以下とする必要があったが、本発明は、素子形成基板が金属基板であるので 3 5 0℃ 以上の熱処理が可能である。なお、この素子形成工程の熱処理によって基板同士が分離しないように、基板ホルダーと金属基板との熱膨張係数を一致させることが好ましい。ここでは、駆動回路 8 0 4 と E L 素子を有する画素部 8 0 5 を形成した例を示す。なお、画素部 8 0 5 と駆動回路部 8 0 4 はシール材とそのシール材を覆う D L C 膜で覆われている。(図 1 0 (C))

【 0 0 9 9 】

また、図 1 0 (C) に示した基板ホルダーの端部における曲率半径 r は、3 0 0 μm 以上であり、3 0 c m 以下とする。

【0100】

次いで、カバー材となる固定基板806を接着材807で貼り合わせる。(図11(A))なお、ここではEL素子を外部からの水分や酸素等の侵入から保護するために固定基板806を用いたが、特に必要がなければ用いなくともよい。固定基板806としては、透光性を有する樹脂基板を用いればよく、片面もしくは両面に保護膜としてDLC膜を設けたものを用いてもよい。

【0101】

次いで、裏面側から物理的手段、例えば、固定部803を除去することによって基板ホルダーを除去する。特に接着材を用いていないので分離しやすい。固定部を分離して基板ホルダーを分離する方法や、基板ホルダーと金属基板との間に対して流体(圧力が加えられた液体もしくは気体)を噴射することにより基板ホルダーを分離する方法を用いてもよい。ここでは、基板ホルダー及び金属基板の端部を切断することによって、基板ホルダーと金属基板を分離する。(図11(B))

【0102】

そして、最終的には、薄い金属基板808である素子形成基板と樹脂基板である固定基板とで挟まれた発光装置が完成する。(図11(C))さらに、外部からの水分や酸素等の侵入から保護するためにカバー材の露呈している部分及び接着材の露呈している部分をDLC膜で覆ってもよい。

【0103】

なお、図10及び図11では、簡略化のため、基板ホルダーの端部とTFT素子とをあまり離さずに図示したが、実際には十分距離を離れたほうが好ましい。

【0104】

なお、図10及び図11では、簡略化のため、基板ホルダーの端部とTFT素子とをあまり離さずに図示したが、実際には十分距離を離れたほうが好ましい。

【0105】

[実施例6]

非晶質半導体膜の結晶化を助長する金属元素を用いて選択的に結晶質半導体膜を形成する方法を図12を用いて説明する。図12(A)において、900は前述

の下地絶縁膜である。

【0106】

まず、実施例5に示した方法により、金属基板と基板ホルダーとを固定部で固定し、その上に下地絶縁膜900を形成する。次いで、下地絶縁膜900上に非晶質シリコン膜901を公知の方法で形成する。そして、非晶質シリコン膜901上に150nmの厚さの酸化シリコン膜902を形成する。酸化シリコン膜の作製方法は限定されないが、例えば、オルトケイ酸テトラエチル (Tetraethyl ortho Silicate: TEOS) と O_2 とを混合し、反応圧力40Pa、基板温度300~400℃とし、高周波(13.56MHz)電力密度0.5~0.8W/cm²で放電させ形成する。

【0107】

次に、酸化シリコン膜902に開孔部903を形成し、重量換算で10ppmのニッケルを含む酢酸ニッケル塩溶液を塗布する。これにより、ニッケル含有層604が形成され、ニッケル含有層904は開孔部903の底部のみで非晶質シリコン膜901と接触する。

【0108】

結晶化は、加熱処理の温度500~650℃で4~24時間、例えば570℃にて14時間の熱処理を行う。この場合、結晶化はニッケルが接した非晶質シリコン膜の部分が最初に結晶化し、そこから基板の表面と平行な方向に結晶化が進行する。こうして形成された結晶質シリコン膜905は棒状または針状の結晶が集合して成り、その各々の結晶は巨視的に見ればある特定の方向性をもって成長している。その後、酸化シリコン膜902を除去すれば結晶質シリコン膜905を得ることができる。

【0109】

また、上記熱アニール法の他に、レーザーアニール法、またはラピッドサーマルアニール法(RTA法)を適用することもできる。また、これらを組み合わせてもよい。例えば、500℃~700℃のラピッドサーマルアニールの後にレーザーアニールを行う方法や、500℃~700℃のラピッドサーマルアニールの後にレーザーアニールを行った後、さらに400℃~600℃の熱アニールを行

う方法がある。

【0 1 1 0】

なお、本実施例は実施例 5 と組み合わせることが可能である。

【0 1 1 1】

〔実施例 7〕

実施例 6 で説明する方法に従って作製される結晶質シリコン膜には結晶化において利用した金属元素が残存している。それは膜中において一様に分布していないにしても、平均的な濃度とすれば、 $1 \times 10^{19} / \text{cm}^3$ を越える濃度で残存している。勿論、このような状態でも T F T をはじめ各種半導体装置のチャネル形成領域に用いることが可能であるが、より好ましくは、ゲッタリングにより当該金属元素を除去することが望ましい。

【0 1 1 2】

本実施例ではゲッタリング方法の一例を図 1 3 を用いて説明する。結晶質シリコン膜 1 0 0 1 の表面には、マスク用の酸化シリコン膜 1 0 0 2 が 1 5 0 n m の厚さに形成され、開孔部 1 0 0 3 が設けられ結晶質シリコン膜が露出した領域が設けられている。実施例 6 に従う場合には、図 1 3 (A) で示す酸化シリコン膜 1 0 0 2 をそのまま利用可能であり、図 1 3 (B) の工程の後からそのまま本実施例の工程に移行することもできる。そして、イオンドープ法によりリンを添加して、 $1 \times 10^{19} \sim 1 \times 10^{22} / \text{cm}^3$ の濃度のリン添加領域 1 0 0 5 を形成する。

【0 1 1 3】

そして、図 1 3 (B) に示すように、窒素雰囲気中で 5 5 0 ~ 8 0 0 °C、5 ~ 2 4 時間、例えば 6 0 0 °C にて 1 2 時間の熱処理を行うと、リン添加領域 1 0 0 5 がゲッタリングサイトとして働き、結晶質シリコン膜 1 0 0 1 に残存していた触媒元素はリン添加領域 1 0 0 5 に偏析させることができる。

【0 1 1 4】

その後、図 1 3 (C) で示すようにマスク用の酸化シリコン膜 1 0 0 2 と、リンが添加領域 1 0 0 5 とをエッチングして除去することにより、結晶化の工程で使用した金属元素の濃度が $1 \times 10^{17} / \text{cm}^3$ 未満にまで低減された結晶質シリ

コン膜 1 0 0 6 を得ることができる。

【 0 1 1 5 】

また、上記熱処理のほかに、レーザーアニール法、またはラピッドサーマルアニール法（RTA法）を適用することもできる。

【 0 1 1 6 】

なお、本実施例は実施例 5 または実施例 6 と組み合わせることが可能である。

【 0 1 1 7 】

〔実施例 8〕

本実施例は、nチャネル型TFETとpチャネル型TFETとを相補的に組み合わせたCMOS回路を作製する例であり、図14、図15を用いて説明する。なお、実施例5に記載のTFETは本実施例を用いて作製されている。

【 0 1 1 8 】

実施の形態に従って、固定部 1 1 0 3 で基板ホルダー 1 1 0 1 に固定した金属基板 1 1 0 2 上に下地絶縁膜 1 1 0 4 を形成した後、半導体層 1 2 0 1、1 2 0 2 を形成する。（図 1 4 （A））

【 0 1 1 9 】

次いで、ゲート絶縁膜 1 2 0 3 と第 1 導電膜 1 2 0 4 と第 2 導電膜 1 2 0 5 を形成する。（図 1 4 （B））第 1 導電膜 1 2 0 4 及び第 2 導電膜 1 2 0 5 の材料としては、Ta、W、Ti、Mo、Al、Cu、Cr、Nd から選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。本実施例では、第 1 導電膜 1 2 0 4 を窒化タンタルまたはチタンで 5 0 ～ 1 0 0 n m の厚さに形成し、第 2 導電膜 1 2 0 5 をタングステンで 1 0 0 ～ 3 0 0 n m の厚さに形成する。

【 0 1 2 0 】

次に図 1 4 （C）に示すように、レジストによるマスク 1 2 0 6 を形成し、ゲート電極を形成するための第 1 のエッチング処理を行う。エッチング方法に限定はないが、好適には ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用いる。エッチング用ガスに CF_4 と Cl_2 を混合し、0.5 ～

2 Pa、好ましくは1 Paの圧力でコイル型の電極に500 WのRF (13.56 MHz) 電力を投入してプラズマを生成して行う。基板側(試料ステージ)にも100 WのRF (13.56 MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。 CF_4 と Cl_2 を混合した場合にはタンゲステン膜、窒化タンタル膜及びチタン膜の場合でも、それぞれ同程度の速度でエッチングすることができる。

【0121】

上記エッチング条件では、レジストによるマスクの形状と、基板側に印加するバイアス電圧の効果により端部をテーパ形状とすることができる。テーパ部の角度は $15 \sim 45^\circ$ となるようにする。また、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増加させると良い。W膜に対する酸化窒化シリコン膜の選択比は2～4(代表的には3)であるので、オーバーエッチング処理により、酸化窒化シリコン膜が露出した面は20～50 nm程度エッチングされる。こうして、第1のエッチング処理により第1導電膜と第2導電膜から成る第1形状の導電層1207、1208(第1の導電層1207a、1208aと第2導電層1207b、1208b)を形成する。1209はゲート絶縁膜であり、第1の形状の導電層で覆われない領域は20～50 nm程度エッチングされ薄くなる。

【0122】

そして、第1のドーピング処理を行いn型の不純物(ドナー)をドーピングする。(図14(D))その方法はイオンドープ法若しくはイオン注入法で行う。イオンドープ法の条件はドーズ量を $1 \times 10^{13} \sim 5 \times 10^{14} / \text{cm}^2$ として行う。n型を付与する不純物元素として15族に属する元素、典型的にはリン(P)または砒素(As)を用いる。この場合、第1形状の導電層1207、1208はドーピングする元素に対してマスクとなり、加速電圧を適宜調節(例えば、20～60 keV)して、ゲート絶縁膜1209を通過した不純物元素により不純物領域(n+領域)1220、1221を形成する。例えば、不純物領域(n+領域)におけるリン(P)濃度は $1 \times 10^{20} \sim 1 \times 10^{21} / \text{cm}^3$ の範囲となるようにする。

【0123】

さらに図15 (A) に示すように第2のエッチング処理を行う。エッチングはICPエッチング法を用い、エッチングガスに CF_4 と Cl_2 と O_2 を混合して、1 Paの圧力でコイル型の電極に500 WのRF電力(13.56 MHz)を供給してプラズマを生成する。基板側(試料ステージ)には50 WのRF(13.56 MHz)電力を投入し、第1のエッチング処理に比べ低い自己バイアス電圧を印加する。このような条件によりタンゲステン膜を異方性エッチングし、第1の導電層である窒化タンタル膜またはチタン膜を残存させるようにする。こうして、第2形状の導電層1212、1213(第1の導電膜1212a、1213aと第2の導電膜1212b、1213b)を形成する。1216はゲート絶縁膜であり、第2の形状の導電層1212、1213で覆われない領域はさらに20~50 nm程度エッチングされて膜厚が薄くなる。

【0124】

そして、図15 (C) に示すように第2のドーピング処理を行う。第1のドーピング処理よりもドーズ量を下げ高加速電圧の条件でn型の不純物(ドナー)をドーピングする。例えば、加速電圧を70~120 keVとし、 $1 \times 10^{13} / \text{cm}^2$ のドーズ量で行い、図14 (D) で半導体層に形成された第1の不純物領域の内側に不純物領域を形成する。ドーピングは、第2の導電膜1212b、1213bを不純物元素に対するマスクとして用い、第1の導電膜1212a、1212aの下側の領域に不純物元素が添加されるようにドーピングする。こうして、第1の導電膜1212a、1213aと重なる不純物領域(n-領域)1214、1215が形成される。この不純物領域は、第2の導電層1212a、1213aがほぼ同じ膜厚で残存していることから、第2の導電層に沿った方向における濃度差は小さく、 $1 \times 10^{17} \sim 1 \times 10^{19} / \text{cm}^3$ の濃度で形成する。

【0125】

そして、図15 (B) に示すように、第3のエッチング処理を行い、ゲート絶縁膜のエッチング処理を行う。その結果、第2の導電膜もエッチングされ、端部が後退して小さくなり、第3形状の導電層1217、1218が形成される。図中で1219は残存するゲート絶縁膜である。

【0126】

そして、図15 (C) に示すように、レジストによるマスク1220を形成し、pチャネル型TFTを形成する半導体層1201にp型の不純物（アクセプタ）をドーピングする。典型的にはボロン（B）を用いる。不純物領域（p+領域）1221、1222の不純物濃度は $2 \times 10^{20} \sim 2 \times 10^{21} / \text{cm}^3$ となるようにし、含有するリン濃度の1.5～3倍のボロンを添加して導電型を反転させる。

【0127】

以上までの工程でそれぞれの半導体層に不純物領域が形成される。第3形状の導電層1217、1218はゲート電極となる。その後、図15 (D) に示すように、窒化シリコン膜または酸化窒化シリコン膜から成る保護絶縁膜1223をプラズマCVD法で形成する。そして導電型の制御を目的としてそれぞれの半導体層に添加された不純物元素を活性化する工程を行う。

【0128】

さらに、窒化シリコン膜1224を形成し、水素化処理を行う。その結果、窒化シリコン膜1224中の水素が半導体層中に拡散させることで水素化を達成することができる。

【0129】

層間絶縁膜1225は、ポリイミド、アクリルなどの有機絶縁物材料で形成する。勿論、プラズマCVD法でTEOS (Tetraethyl Ortho silicate) を用いて形成される酸化シリコン膜を適用しても良いが、平坦性を高める観点からは前記有機物材料を用いることが望ましい。

【0130】

次いで、コンタクトホールを形成し、アルミニウム（Al）、チタン（Ti）、タンタル（Ta）などを用いて、ソース配線またはドレイン配線1226～1228を形成する。

【0131】

以上の工程で、nチャネル型TFTとpチャネル型TFTとを相補的に組み合わせたCMOS回路を得ることができる。

【0132】

pチャネル型TFTにはチャネル形成領域1230、ソース領域またはドレイン領域として機能する不純物領域1221、1222を有している。

【0133】

nチャネル型TFTにはチャネル形成領域1231、第3形状の導電層から成るゲート電極1218と重なる不純物領域1215a (Gate Overlapped Drain : GOLD領域)、ゲート電極の外側に形成される不純物領域1215b (LDD領域)とソース領域またはドレイン領域として機能する不純物領域1216を有している。

【0134】

このようなCMOS回路は、アクティブマトリクス型のEL表示装置の駆動回路を形成することを可能とする。それ以外にも、このようなnチャネル型TFTまたはpチャネル型TFTは、画素部を形成するトランジスタに応用することができる。

【0135】

このようなCMOS回路を組み合わせることで基本論理回路を構成したり、さらに複雑なロジック回路(信号分割回路、D/Aコンバータ、オペアンプ、 γ 補正回路など)をも構成することができ、さらにはメモリやマイクロプロセッサをも形成することが可能である。

【0136】

また、本実施例の金属基板(金属薄膜を貼り合わせた基板ホルダー)に代えてガラス基板や石英基板を用いれば、ガラス基板や石英基板上にCMOS回路を形成することができる。従って、本実施例は、実施例1乃至7のいずれか一と自由に組み合わせることが可能である。

【0137】

[実施例9]

本実施例では、実施例1に記載のEL表示装置の各画素にメモリー素子(SRAM)を組み込んだ例を示す。図16に画素1304の拡大図を示す。

【0138】

図 1 6 において、1 3 0 5 はスイッチング用 T F T である。スイッチング用 T F T 1 3 0 5 のゲート電極は、ゲート信号を入力するゲート信号線 (G 1 ~ G n) のうちの 1 つであるゲート信号線 1 3 0 6 に接続されている。スイッチング T F T 1 3 0 5 のソース領域とドレイン領域は、一方が信号を入力するソース信号線 (S 1 ~ S n) のうちの 1 つであるソース信号線 1 3 0 7 に、もう一方が S R A M 1 3 0 8 の入力側に接続されている。S R A M 1 3 0 8 の出力側は電流制御用 T F T 1 3 0 9 のゲート電極に接続されている。

【 0 1 3 9 】

また、電流制御用 T F T 1 3 0 9 のソース領域とドレイン領域は、一方が電流供給線 (V 1 ~ V n) の 1 つである電流供給線 1 3 1 0 に接続され、もう一方は E L 素子 1 3 1 1 に接続される。

【 0 1 4 0 】

E L 素子 1 3 1 1 は陽極と陰極と、陽極と陰極との間に設けられた E L 層とからなる。陽極が電流制御用 T F T 1 3 0 9 のソース領域またはドレイン領域と接続している場合、言い換えると陽極が画素電極の場合、陰極は対向電極となる。逆に陰極が電流制御用 T F T 1 3 0 9 のソース領域またはドレイン領域と接続している場合、言い換えると陰極が画素電極の場合、陽極は対向電極となる。

【 0 1 4 1 】

S R A M 1 3 0 8 は p チャネル型 T F T と n チャネル型 T F T を 2 つずつ有しており、p チャネル型 T F T のソース領域は高電圧側の V d d h に、n チャネル型 T F T のソース領域は低電圧側の V s s に、それぞれ接続されている。1 つの p チャネル型 T F T と 1 つの n チャネル型 T F T とが対になっており、1 つの S R A M の中に p チャネル型 T F T と n チャネル型 T F T との対が 2 組存在することになる。

【 0 1 4 2 】

なお、本実施例の n チャネル型 T F T の構造は実施例 8 で形成される n チャネル型 T F T とほぼ同じであるので、ここでは詳細な説明を省略する。また、p チャネル型 T F T の構造も実施例 8 で形成される p チャネル型 T F T とほぼ同じであるので、同様に省略する。

【0143】

また、対になったpチャンネル型TFTとnチャンネル型TFTは、そのドレイン領域が互いに接続されている。また対になったpチャンネル型TFTとnチャンネル型TFTは、そのゲート電極が互いに接続されている。そして互いに、一方の対になっているpチャンネル型TFT及びnチャンネル型TFTのドレイン領域が、他の一方の対になっているpチャンネル型TFT及びnチャンネル型TFTのゲート電極と同じ電位に保たれている。

【0144】

そして一方の対になっているpチャンネル型及びnチャンネル型TFTのドレイン領域は入力信号（ V_{in} ）が入る入力側であり、もう一方の対になっているpチャンネル型及びnチャンネル型TFTのドレイン領域は出力信号（ V_{out} ）が出力される出力側である。

【0145】

SRAMは V_{in} を保持し、 V_{in} を反転させた信号である V_{out} を出力するように設計されている。つまり、 V_{in} がHiだと V_{out} は V_{ss} 相当のLoの信号となり、 V_{in} がLoだと V_{out} は V_{ddh} 相当のHiの信号となる。

【0146】

なお、本実施例で示すように、SRAMが画素1304に一つ設けられている場合には、画素中のメモリーデータが保持されているため外部回路の大半を止めた状態で静止画を表示することが可能である。これにより、低消費電力化を実現することができる。

【0147】

また、画素に複数のSRAMを設けることも可能であり、SRAMを複数設けた場合には、複数のデータを保持することができるので、時間階調による階調表示を可能にする。

【0148】

なお、本実施例の構成は、実施例1～実施例8のいずれの構成とも自由に組み合わせ実施することが可能である。

【 0 1 4 9 】

〔実施例 1 0〕

実施例 9 で示す E L 表示装置を用いた電子装置の一例を図 1 7 を用いて説明する。図 1 7 の表示装置は、基板上に形成された T F T によって画素 1 4 2 0 から成る画素部 1 4 2 1、画素部の駆動に用いるデータ信号側駆動回路 1 4 1 5、ゲート信号側駆動回路 1 4 1 4 が形成されている。データ信号側駆動回路 1 4 1 5 はデジタル駆動の例を示しているが、シフトレジスタ 1 4 1 6、ラッチ回路 1 4 3 1 7、1 4 1 8、バッファ回路 1 4 1 9 から成っている。また、ゲート信号側駆動回路 1 4 1 4 であり、シフトレジスタ、バッファ等（いずれも図示せず）を有している。

【 0 1 5 0 】

画素部 1 4 2 1 は、V G A の場合には 6 4 0 × 4 8 0（横×縦）の画素を有し、各画素にはスイッチング用 T F T および電流制御用 T F T が配置されている。E L 素子の動作は、ゲート配線が選択されるとスイッチング用 T F T のゲートが開き、ソース配線のデータ信号がコンデンサに蓄積され、電流制御用 T F T のゲートが開く。つまり、ソース配線から入力されるデータ信号により電流制御用 T F T に電流が流れて E L 素子が発光する。

【 0 1 5 1 】

図 1 7 で示すシステムブロック図は、P D A などの携帯型情報端末の形態を示すものである。実施例 1 で示す表示装置には画素部 1 4 2 1、ゲート信号側駆動回路 1 4 1 4、データ信号側駆動回路 1 4 1 5 が形成されている。

【 0 1 5 2 】

この表示装置に接続する外部回路の構成は、安定化電源と高速高精度のオペアンプからなる電源回路 1 4 0 1、U S B 端子などを備えた外部インターフェイスポート 1 4 0 2、C P U 1 4 0 3、入力手段として用いるペン入力タブレット 1 4 1 0 及び検出回路 1 4 1 1、クロック信号発振器 1 4 1 2、コントロール回路 1 4 1 3 などから成っている。

【 0 1 5 3 】

C P U 1 4 0 3 は映像信号処理回路 1 4 0 4 やペン入力タブレット 1 4 1 0 か

らの信号を入力するタブレットインターフェイス1405などが内蔵されている。また、VRAM1406、DRAM1407、フラッシュメモリ1408及びメモリーカード1409が接続されている。CPU1403で処理された情報は、映像信号（データ信号）として映像信号処理回路1404からコントロール回路1413に出力する。コントロール回路1413は、映像信号とクロックを、データ信号側駆動回路1415とゲート信号側駆動回路1414のそれぞれのタイミング仕様に変換する機能を持っている。

【0154】

具体的には、映像信号を表示装置の各画素に対応したデータに振り分ける機能と、外部から入力される水平同期信号及び垂直同期信号を、駆動回路のスタート信号及び内蔵電源回路の交流化のタイミング制御信号に変換する機能を持っている。

【0155】

PDAなどの携帯型情報端末はACコンセントに接続しなくても、充電型のバッテリーを電源として屋外や電車の中などでも長時間使用できることが望まれている。また、このような電子装置は持ち運び易さを重点において、軽量化と小型化が同時に要求されている。電子装置の重量の大半を占めるバッテリーは容量を大きくすると重量増加してしまう。従って、このような電子装置の消費電力を低減するために、バックライトの点灯時間を制御したり、スタンバイモードを設定したりといった、ソフトウェア面からの対策も施す必要がある。

【0156】

例えば、CPU1403に対して一定時間ペン入力タブレット1410からの入力信号がタブレットインターフェイス1405に入らない場合、スタンバイモードとなり、図17において点線で囲んだ部分の動作を同期させて停止させる。表示装置ではEL素子の発光強度を減衰させるか、映像の表示そのものを止める。または、各画素にメモリーを備えておき、静止画像の表示モードに切り替えるなどの処置をとる。こうして、電子装置の消費電力を低減させる。

【0157】

また、静止画像を表示するにはCPU1403の映像信号処理回路1404、

VRAM 1 4 0 6 などの機能を停止させ、消費電力の低減を図ることができる。
図 1 7 では動作をおこなう部分を点線で表示してある。また、コントローラ 1 4
1 3 は、IC チップを用い、COG 法で素子基板に装着してもよいし、表示装置
内部に一体形成してもよい。

【 0 1 5 8 】

〔実施例 1 2〕

本実施例では、EL 層として一重項励起子（シングレット）により発光する有機
化合物（以下、シングレット化合物という）および三重項励起子（トリプレット
）により発光する有機化合物（以下、トリプレット化合物という）を併用する例
について説明する。なお、シングレット化合物とは一重項励起のみを経由して発
光する化合物を指し、トリプレット化合物とは三重項励起を経由して発光する化
合物を指す。

【 0 1 5 9 】

トリプレット化合物は、としては以下の論文に記載の有機化合物が代表的な材料
として挙げられる。（1）T.Tsutsui, C.Adachi, S.Saito, Photochemical Proc
esses in Organized Molecular Systems, ed.K.Honda, (Elsevier Sci.Pub., To
kyo,1991) p.437.（2）M.A.Baldo, D.F.O'Brien, Y.You, A.Shoustikov, S.Sib
ley, M.E.Thompson, S.R.Forrest, Nature 395 (1998) p.151.この論文には次の
式で示される有機化合物が開示されている。（3）M.A.Baldo, S.Lamansky, P.E
.Burrows, M.E.Thompson, S.R.Forrest, Appl.Phys.Lett.,75 (1999) p.4.（4
）T.Tsutsui, M.-J.Yang, M.Yahiro, K.Nakamura, T.Watanabe, T.tsuji, Y.Fuk
uda, T.Wakimoto, S.Mayaguchi, Jpn.Appl.Phys., 38 (12B) (1999) L1502.

【 0 1 6 0 】

上記トリプレット化合物は、シングレット化合物よりも発光効率が高く、同じ発
光輝度を得るにも動作電圧（EL 素子を発光させるに要する電圧）を低くするこ
とが可能である。本実施例ではこの特徴を利用する。

【 0 1 6 1 】

低分子の有機化合物を発光層として用いる場合、現状では赤色に発光する発光層
の寿命が他の色に発光する発光層よりも短い。これは発光効率が他の色よりも劣

るため、他の色と同じ発光輝度を得るためには動作電圧を高く設定しなければならず、その分劣化の進行も早いためである。

【0162】

しかしながら、本実施例では赤色に発光する発光層として発光効率の高いトリプレット化合物を用いているため、緑色に発光する発光層や青色に発光する発光層と同じ発光輝度を得ながらも動作電圧を揃えることが可能である。従って、赤色に発光する発光層の劣化が極端に早まることはなく、色ずれ等の問題を起こさずにカラー表示を行うことが可能となる。また、動作電圧を低く抑えることができることは、トランジスタの耐圧のマージンを低く設定できる点からも好ましいことである。

【0163】

なお、本実施例では、赤色に発光する発光層としてトリプレット化合物を用いた例を示しているが、さらに緑色に発光する発光層もしくは青色に発光する発光層にトリプレット化合物を用いることも可能である。

【0164】

R G B カラー表示をする場合には、画素部に赤色に発光する E L 素子、緑色に発光する E L 素子、青色に発光する E L 素子設ける必要がある。この場合、赤色に発光する E L 素子にトリプレット化合物を用い、その他はシングレット化合物を用いて形成することも可能である。

【0165】

こうしてトリプレット化合物とシングレット化合物を使い分けることでそれぞれの E L 素子の動作電圧をすべて同一（10 V 以下、好ましくは 3 ～ 10 V）とすることが可能となる。従って、発光装置に必要な電源を例えば 3 V もしくは 5 V で統一することができるため、回路設計が容易となる利点がある。なお、本実施例の構成は、実施例 1 ～ 実施例 10 のいずれの構成とも組み合わせて実施することが可能である。

【0166】

〔実施例 12〕

上記各実施例 1 乃至 11 のいずれか一を実施して形成された半導体装置は様々な

電気光学装置（アクティブマトリクス型液晶ディスプレイ、アクティブマトリクス型ELディスプレイ、アクティブマトリクス型ECディスプレイ）に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本願発明を実施できる。

【0167】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図18及び図19に示す。

【0168】

図18（A）はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。本発明を表示部2003に適用することができる。

【0169】

図18（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。本発明を表示部2102に適用することができる。

【0170】

図18（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体2001、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。本発明は表示部2205に適用できる。

【0171】

図18（D）はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。本発明は表示部2302に適用することができる。

【0172】

図18（E）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録

媒体としてDVD (Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示部2402に適用することができる。

【0173】

図18 (F) はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部 (図示しない) 等を含む。本願発明を表示部2502に適用することができる。

【0174】

図19 (A) は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906、画像入力部 (CCD、イメージセンサ等) 2907等を含む。本願発明を表示部2904に適用することができる。

【0175】

図19 (B) は携帯書籍 (電子書籍) であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明は表示部3002、3003に適用することができる。

【0176】

図19 (C) はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明は表示部3103に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角10インチ以上 (特に30インチ以上) のディスプレイには有利である。

【0177】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例1~11のどのような組み合わせからなる構成を用いても実現することができる。

【0178】

【発明の効果】

本発明により陽極 (ITO) を覆うシール材 (透光性を有する絶縁膜) 及びDLC膜、あるいは陽極 (ZnO) に直接設けられたDLC膜で覆うことによって、

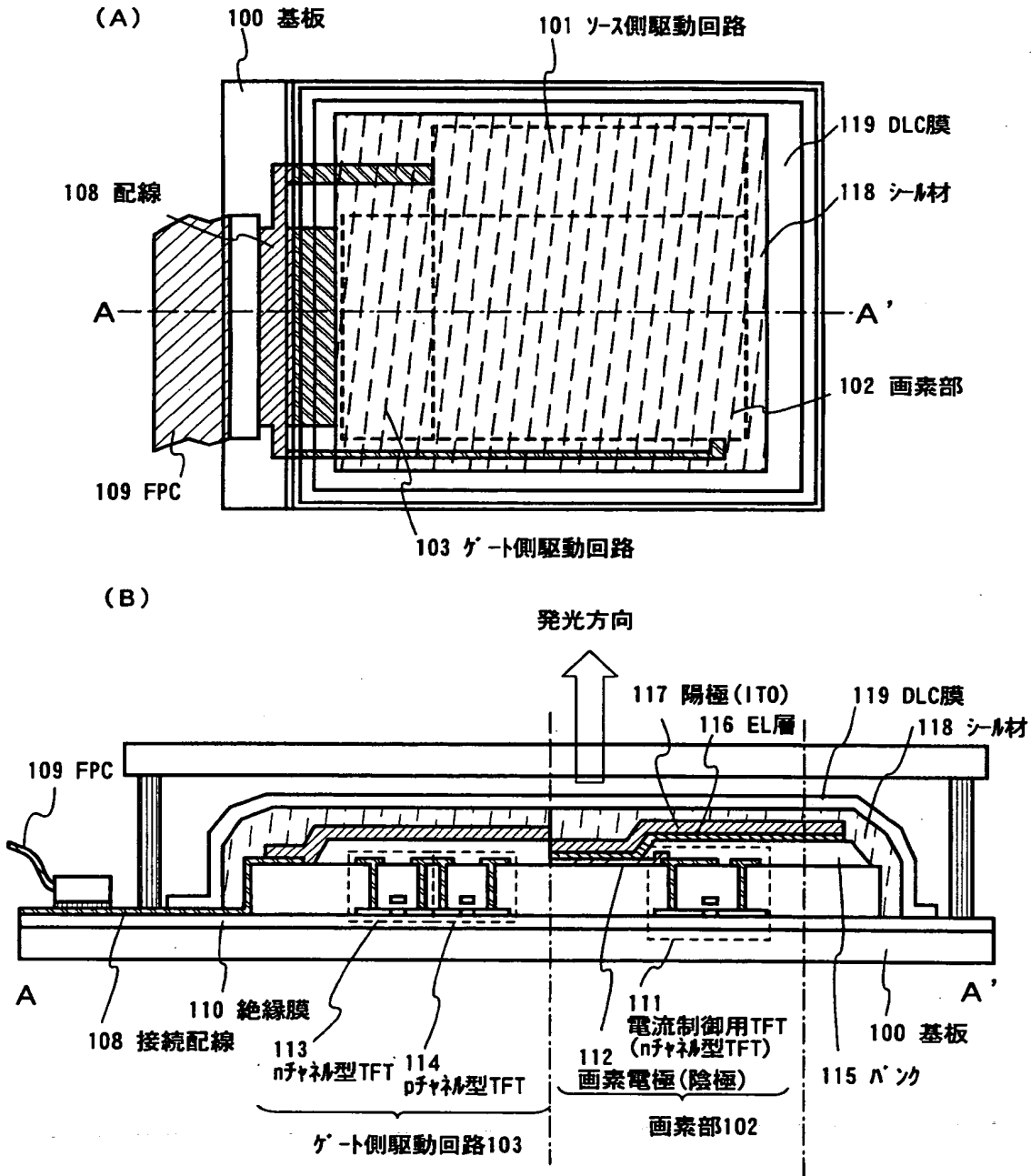
水蒸気や酸素が封止領域内に浸入することを防ぐ効果が増し、E L素子の安定性を高めることができる。従って、信頼性の高い自発光装置を得ることができる。

【図面の簡単な説明】

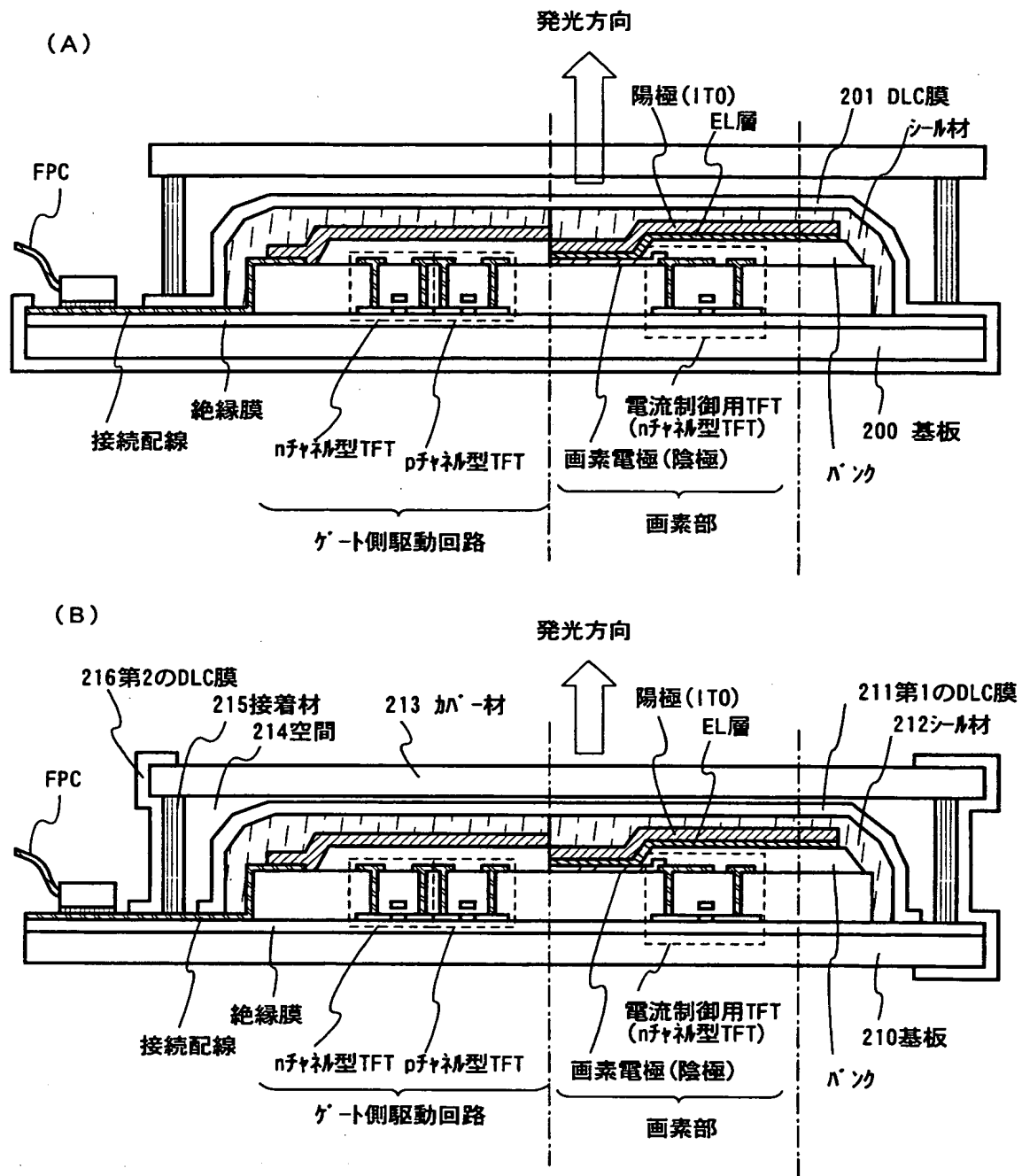
- 【図 1】 本発明の発光装置を示す図。
- 【図 2】 本発明の発光装置を示す図。
- 【図 3】 本発明に適用するD L C膜を形成するためのプラズマC V D装置の構成を説明する図。
- 【図 4】 プラズマC V D装置の反応室の構成を説明する図。
- 【図 5】 E L表示装置の断面構造図。
- 【図 6】 画素部の上面図を示す図。
- 【図 7】 画素部において乾燥剤を設置する場合の一例を示す図。
- 【図 8】 E L表示装置の断面構造図。
- 【図 9】 本発明の発光装置を示す図。
- 【図 1 0】 基板を固定する工程を示す図。
- 【図 1 1】 基板を分離する工程を示す図。
- 【図 1 2】 結晶化工程を示す図。
- 【図 1 3】 ゲッタリング工程を示す図。
- 【図 1 4】 T F T作製工程を示す図。
- 【図 1 5】 T F T作製工程を示す図。
- 【図 1 6】 発光装置の画素部を示す図。
- 【図 1 7】 表示装置を内蔵する電子装置のシステムブロック図。
- 【図 1 8】 電子機器の一例を示す図。
- 【図 1 9】 電子機器の一例を示す図。

【書類名】 図面

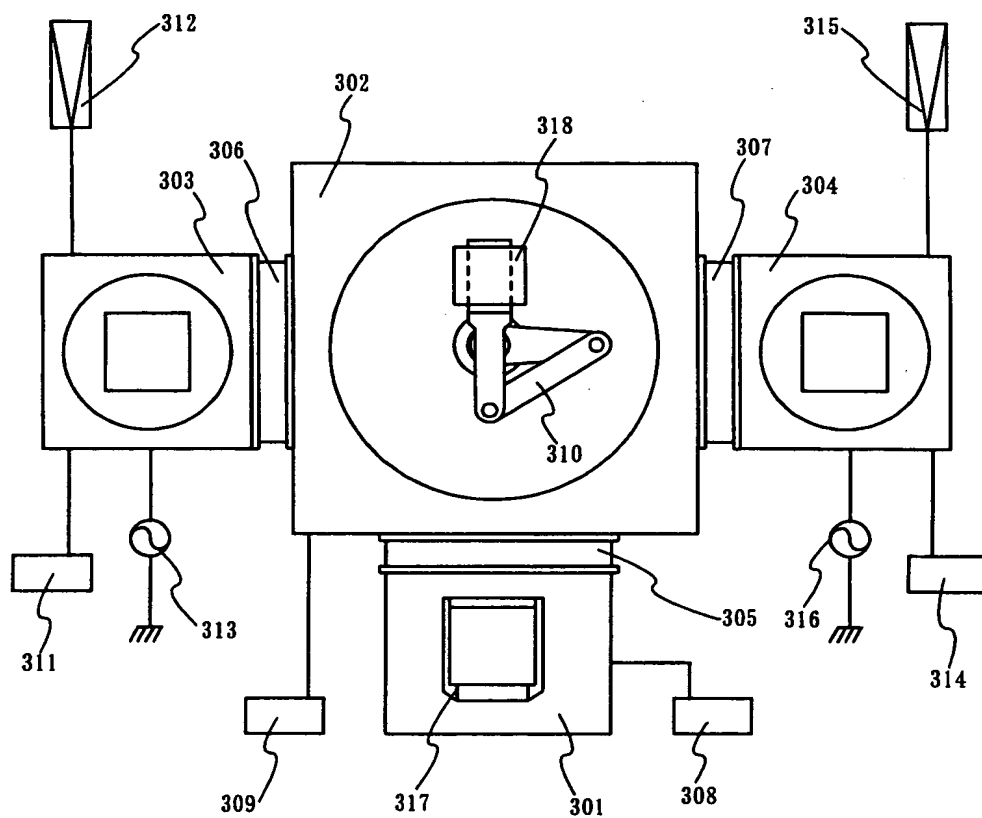
【図 1】



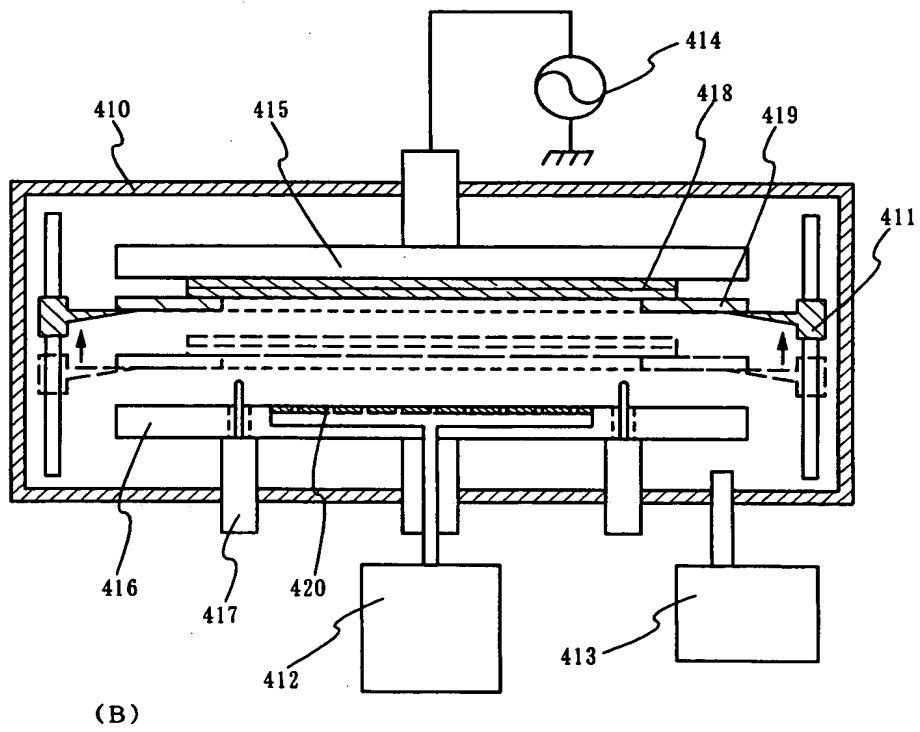
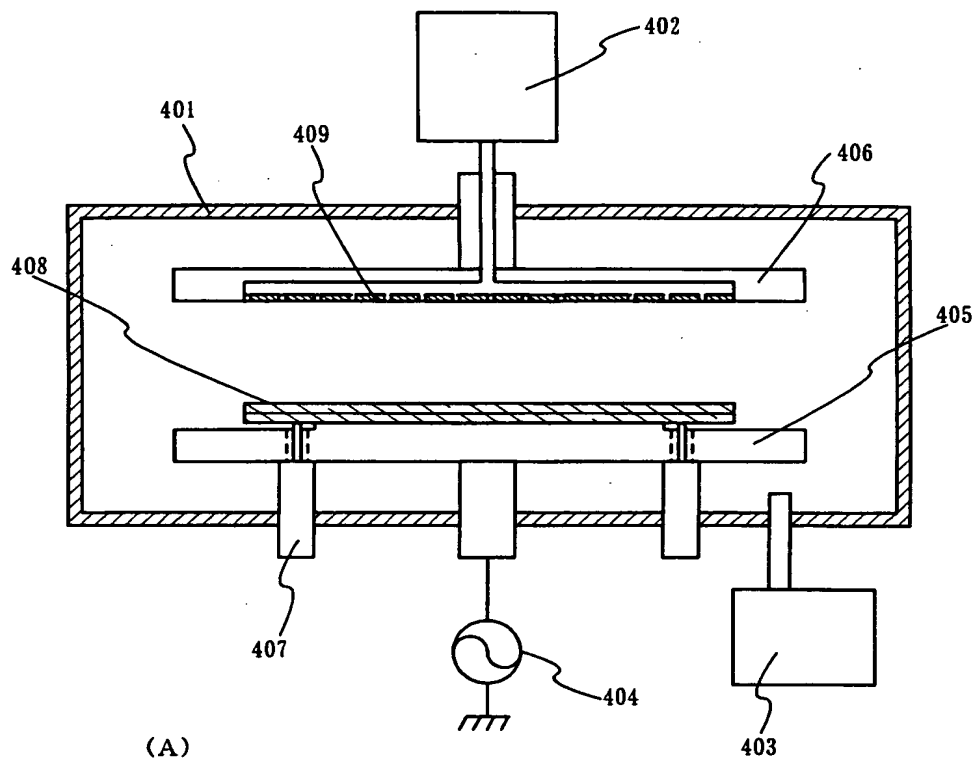
【図 2】



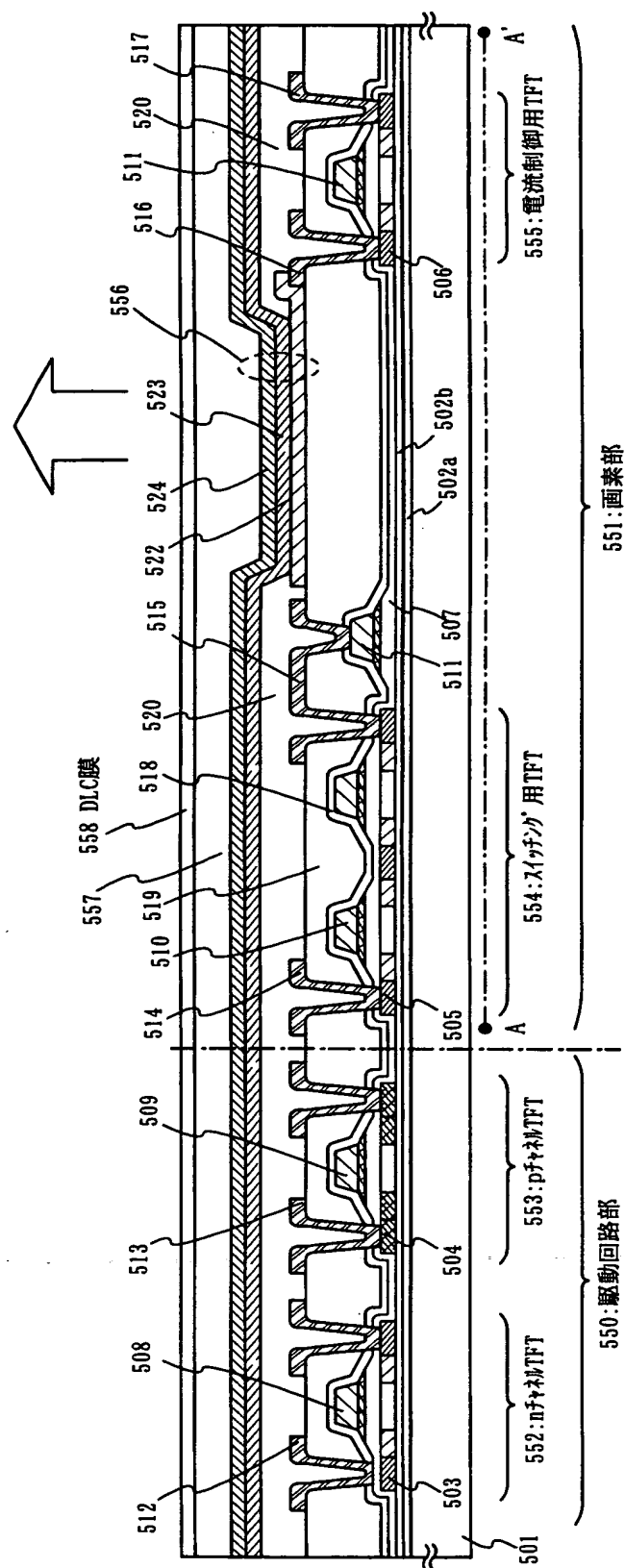
【図 3】



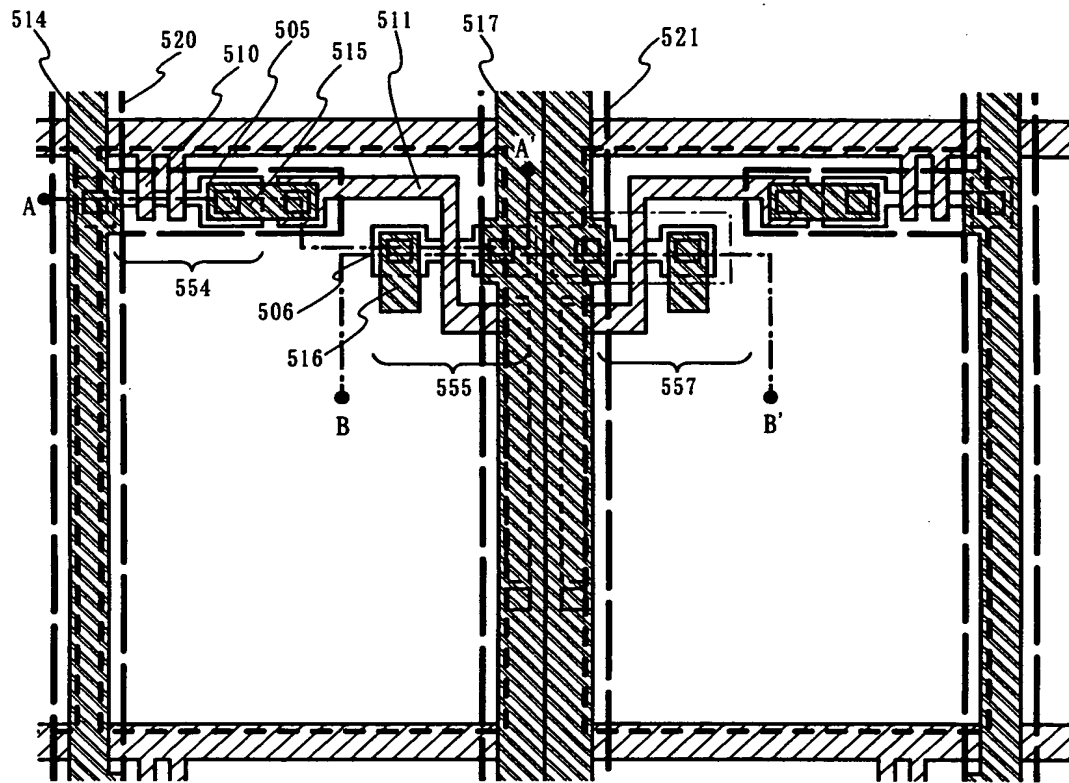
【図 4】



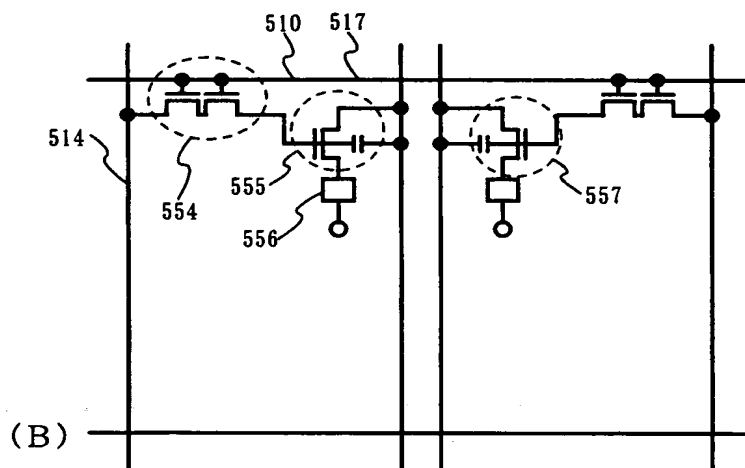
【図 5】



【図 6】

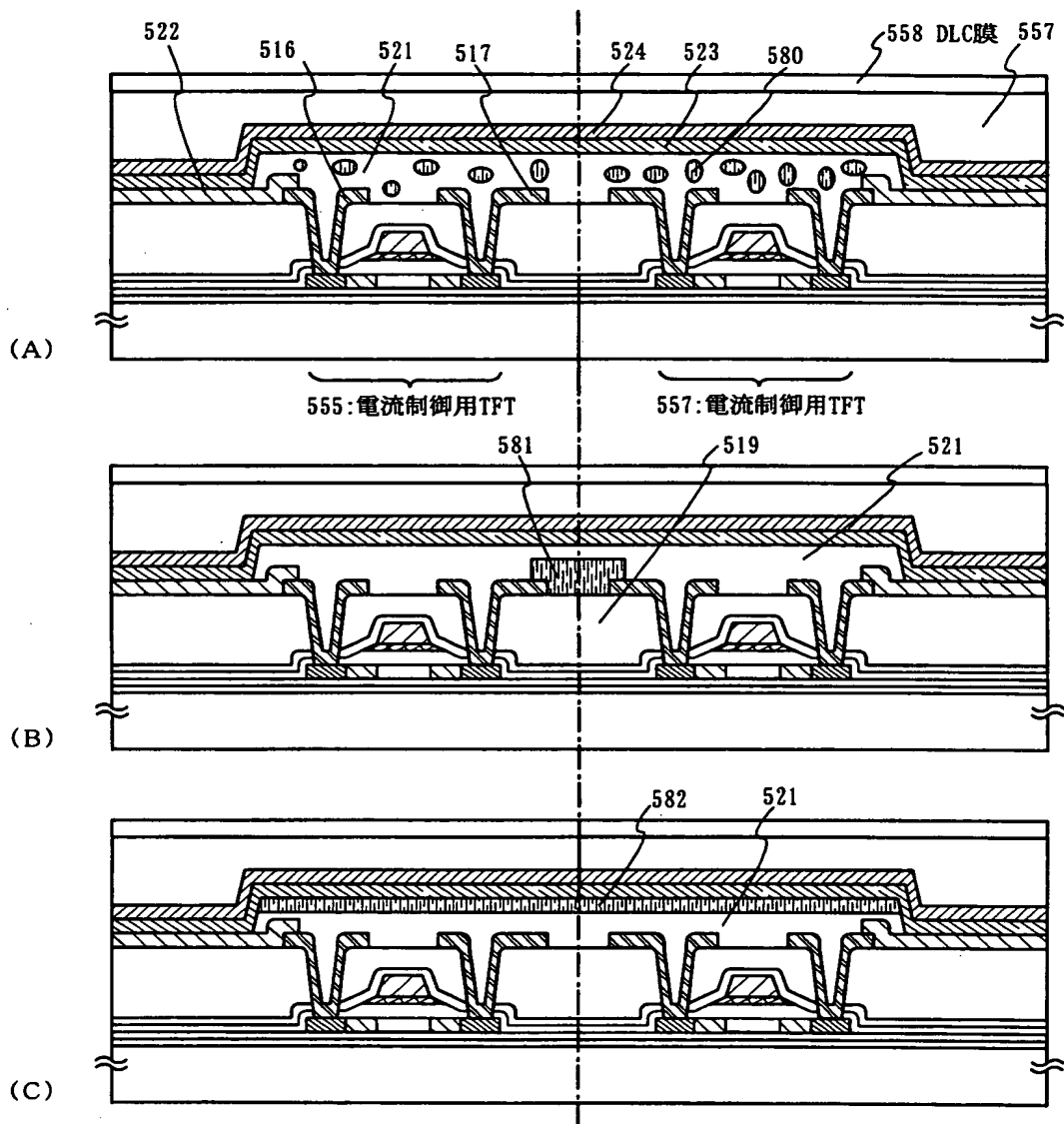


(A)

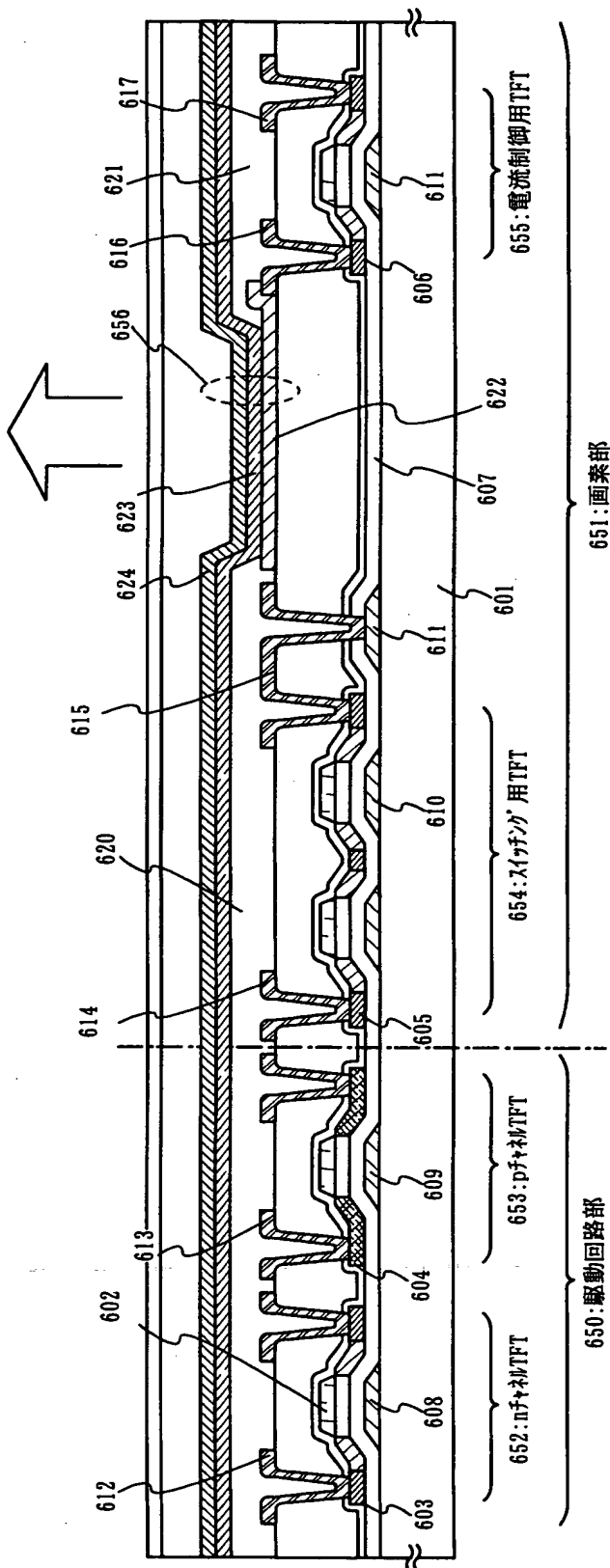


(B)

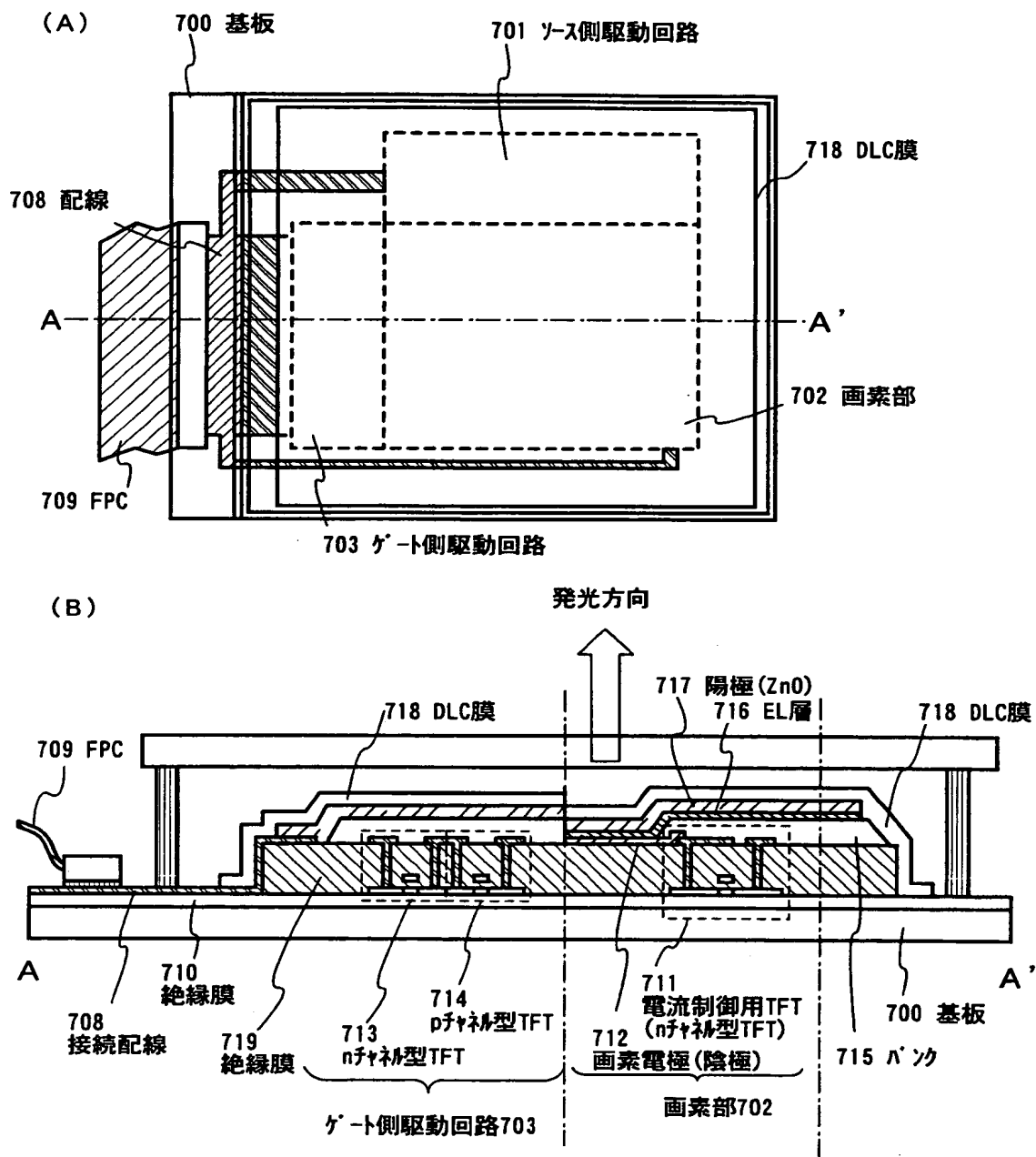
【図 7】



【図 8】

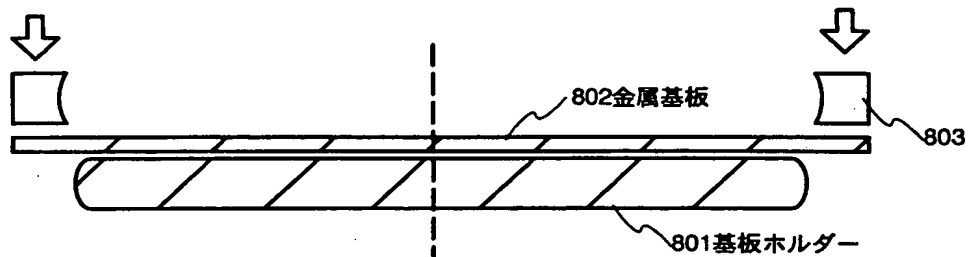


【図9】



【図 1 0】

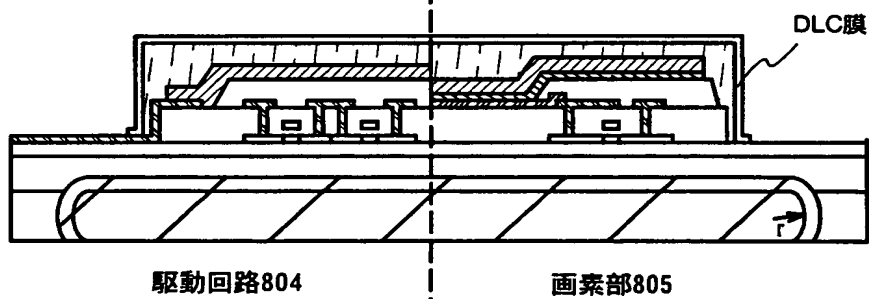
(A) 基板ホルダーに固定する前の状態



(B) 固定後の状態

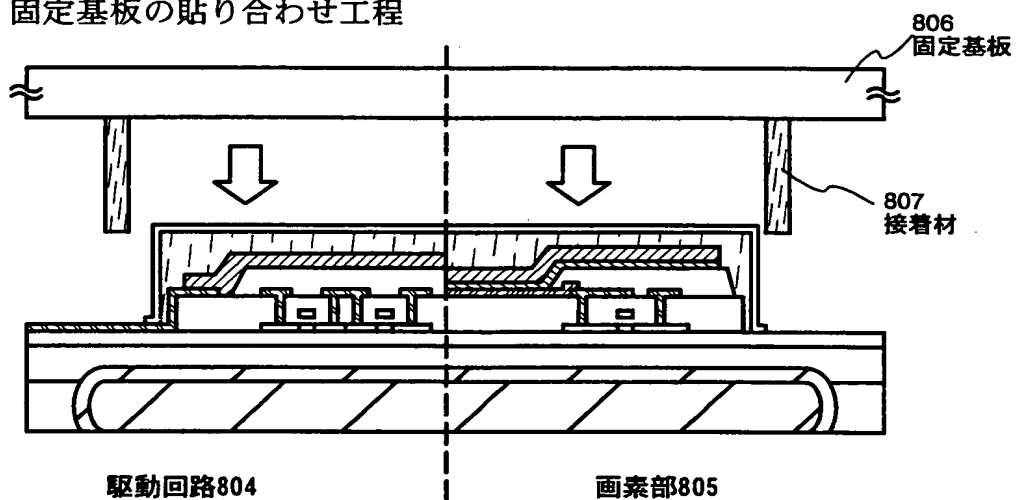


(C) EL素子形成後の状態

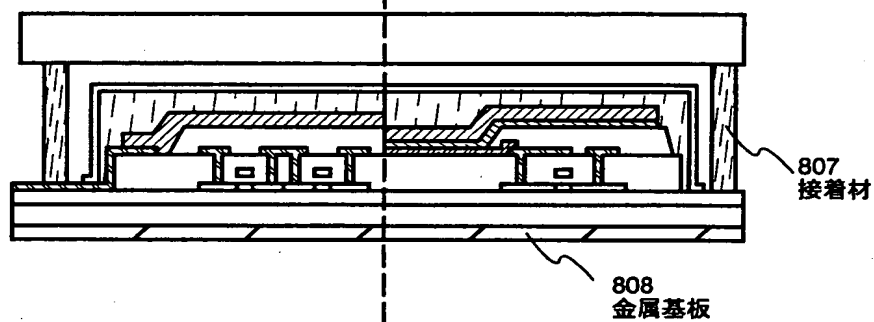


【図 11】

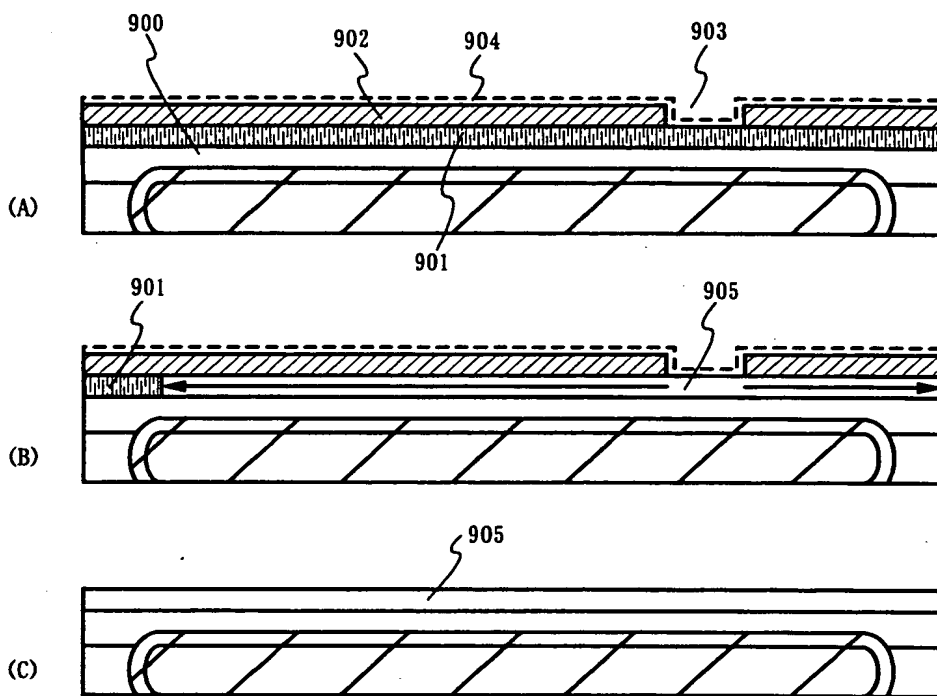
(A) 固定基板の貼り合わせ工程



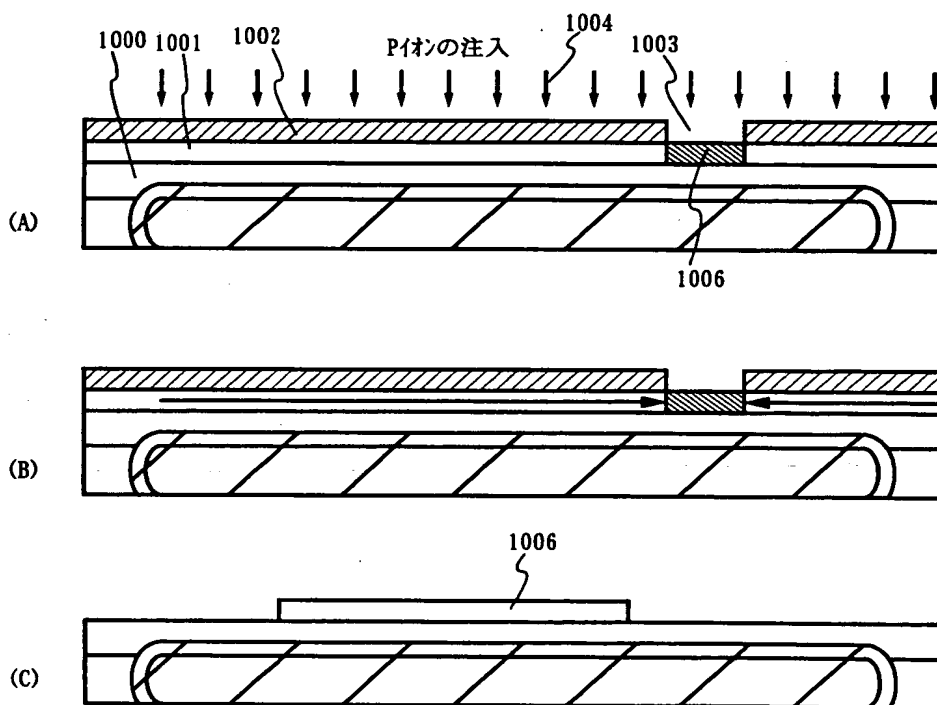
(B) 基板ホルダーを分離した後の状態



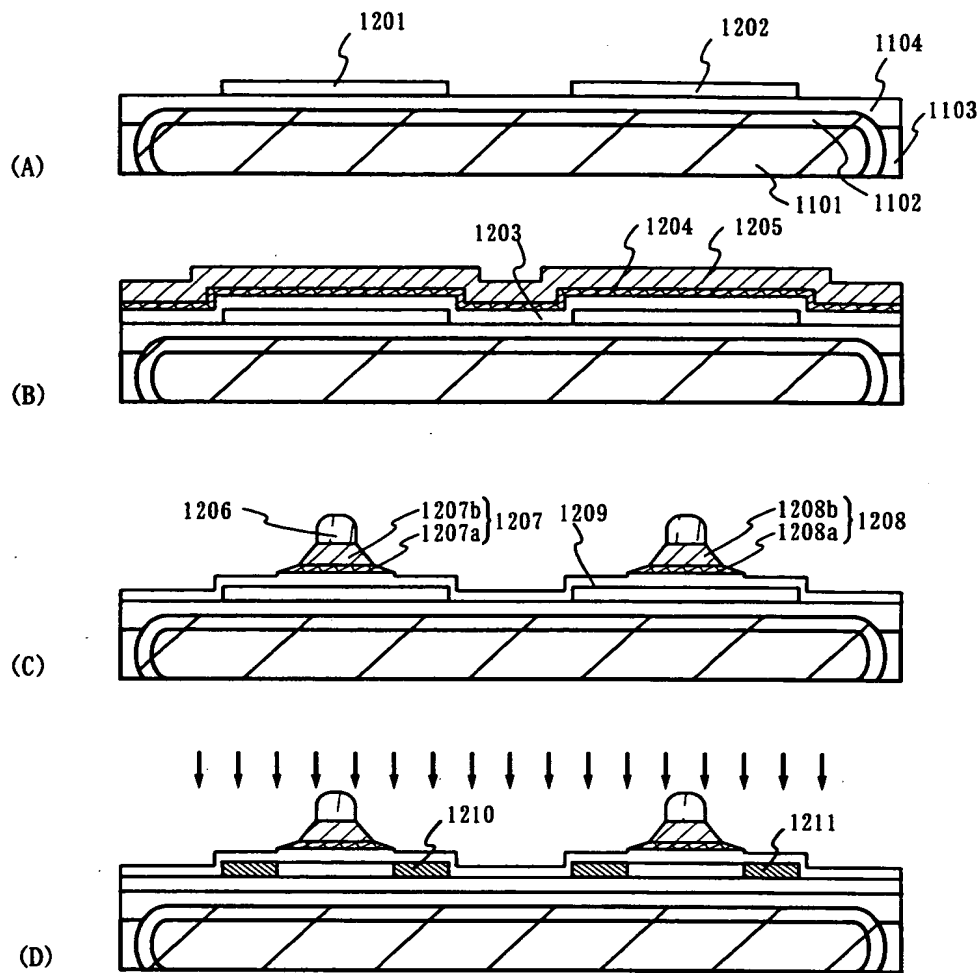
【図 1 2】



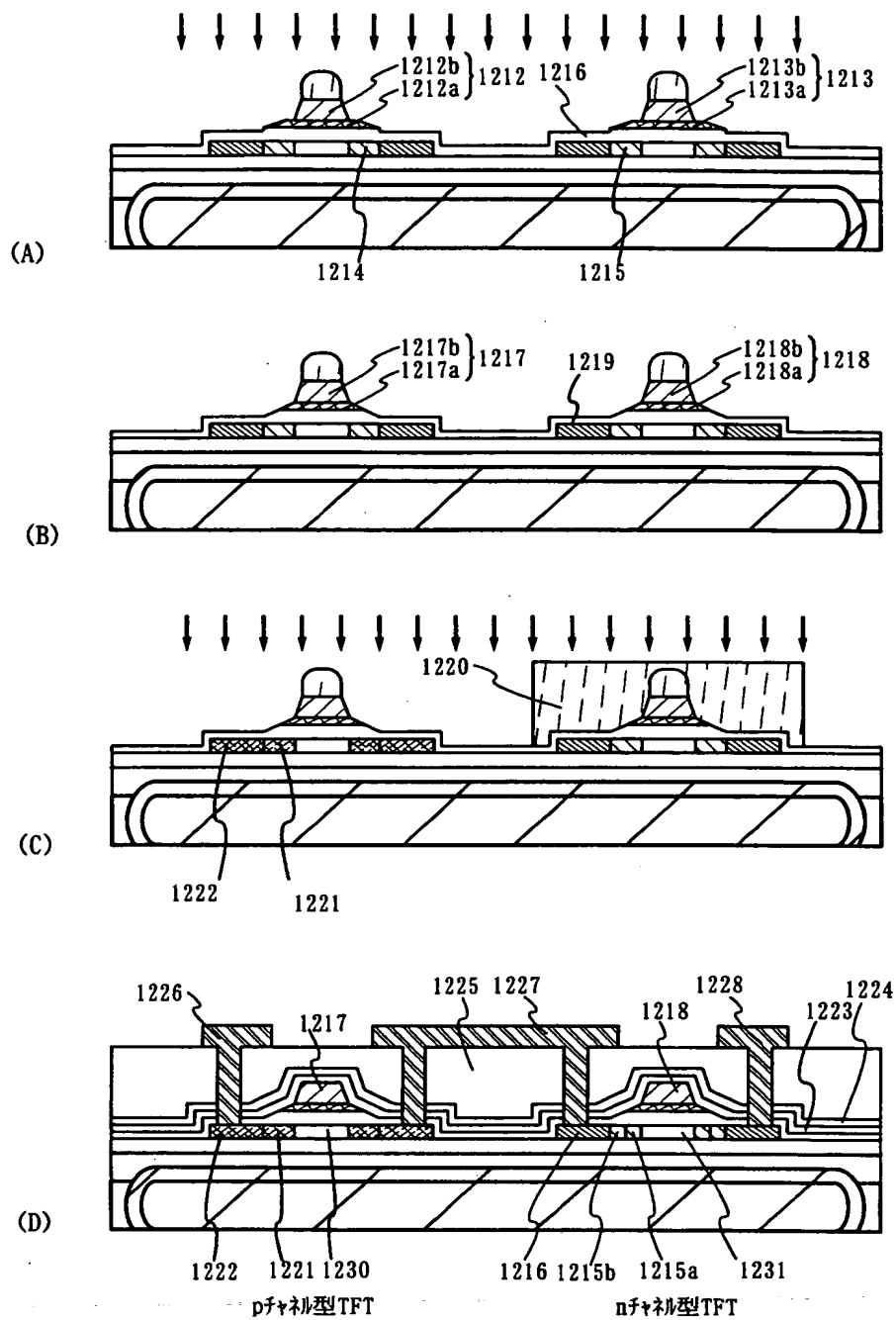
【図 1 3】



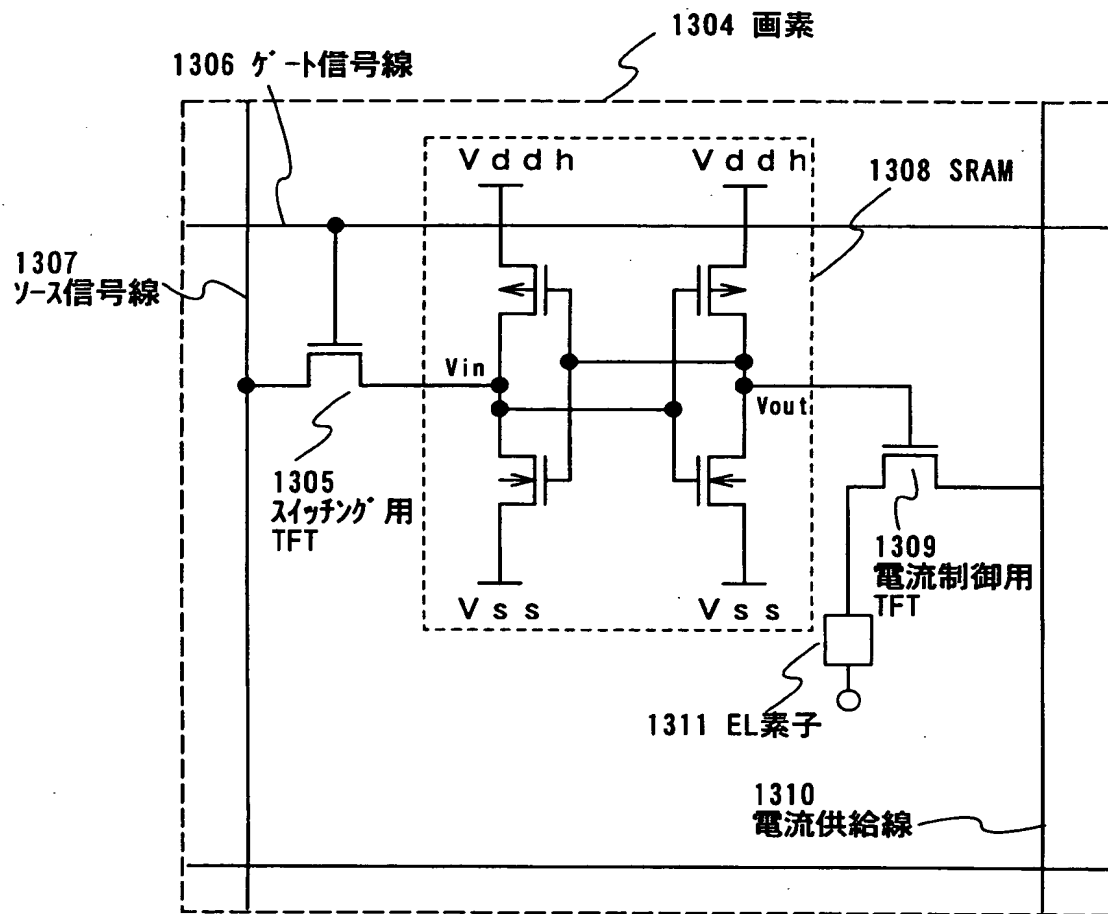
【図 14】



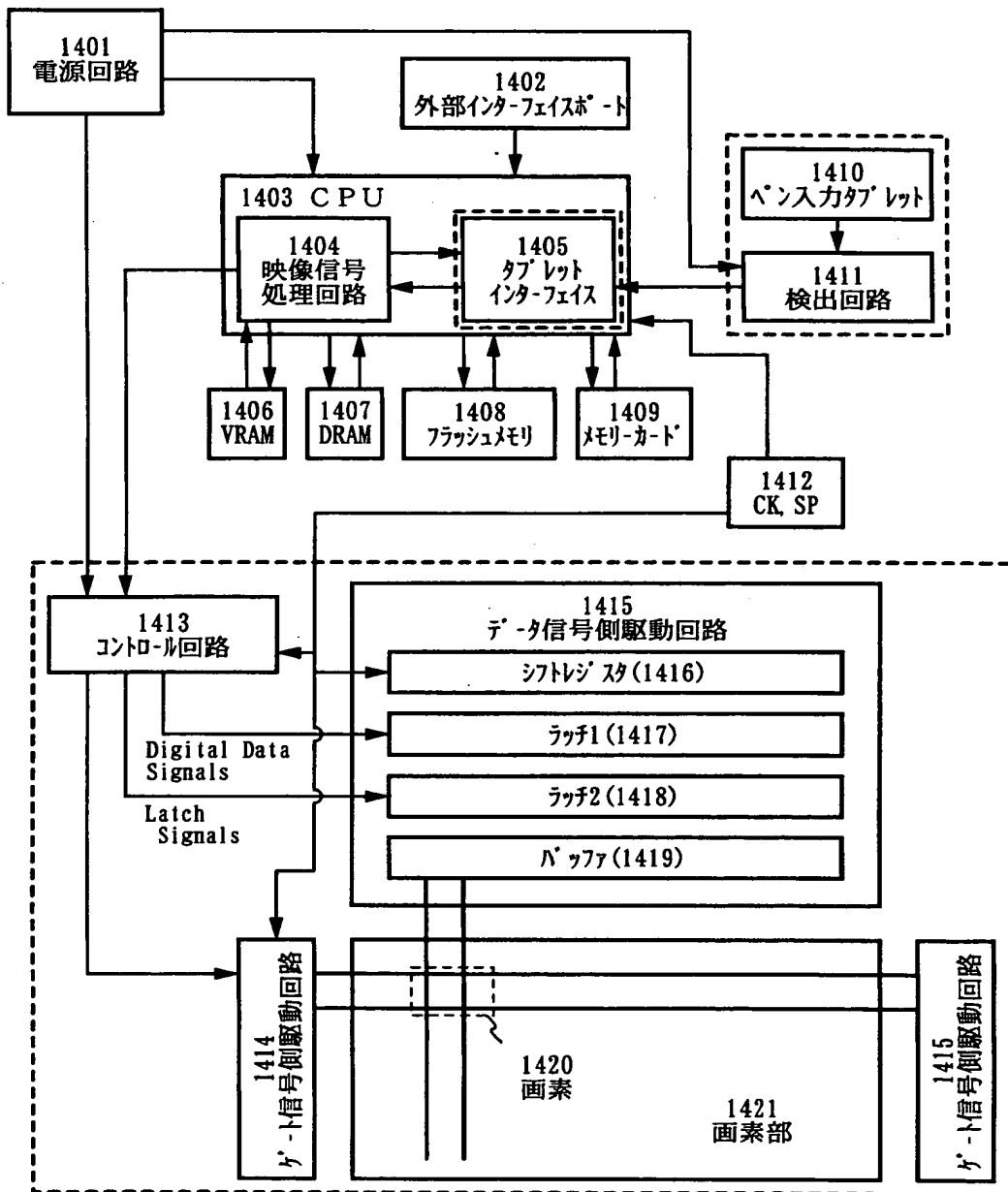
【図 15】



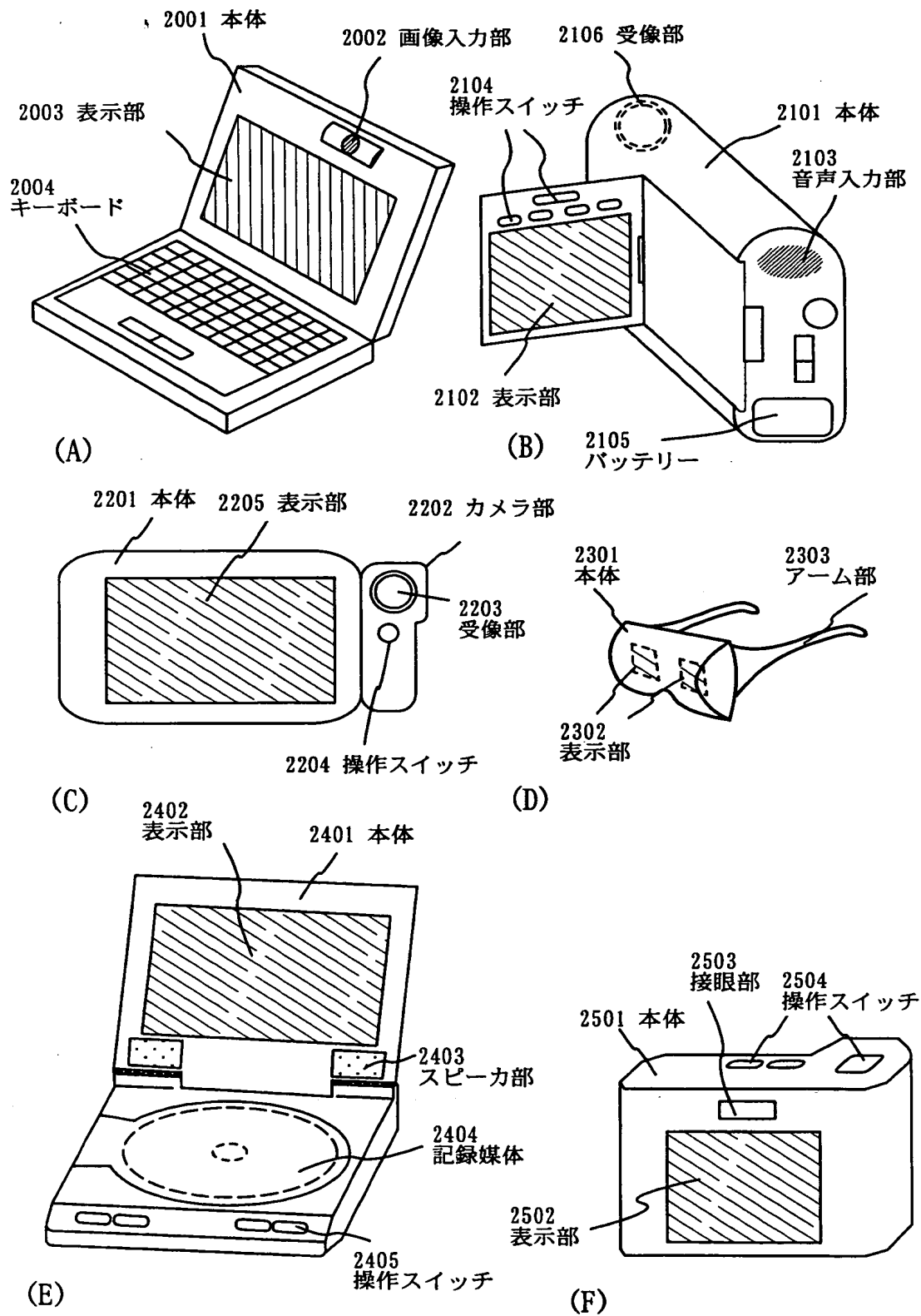
【図 1 6】



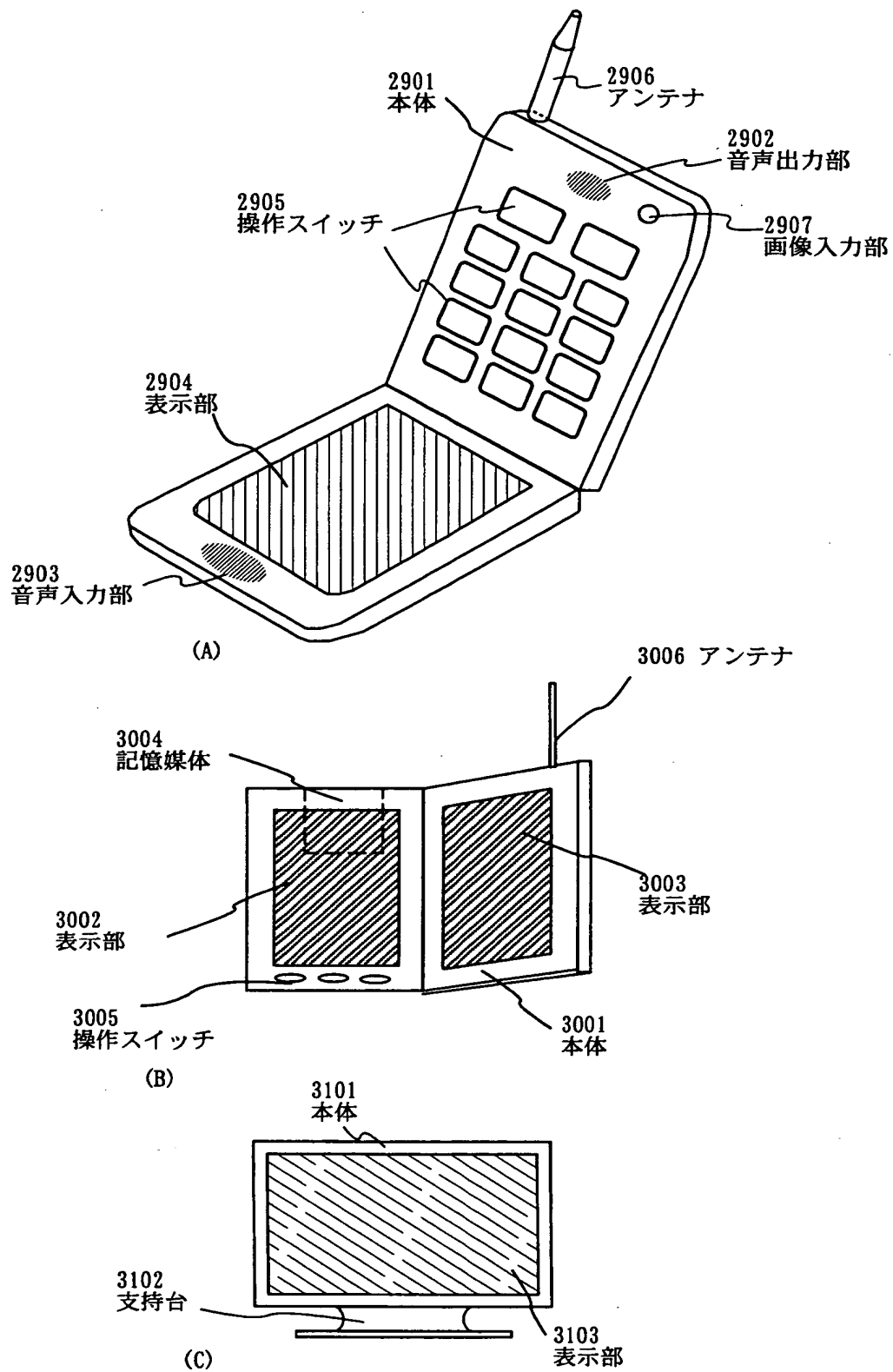
【図 17】



【図 18】



【図19】



【書類名】 要約書

【要約】

【課題】 E L 素子は、ごく僅かな酸素や水分によって容易に電極が酸化されてしまい、劣化が簡単に起こる。本発明は、信頼性の高い有機 E L 発光装置を提供する。

【解決手段】 E L 素子をシール材 1 1 8 及び D L C 膜 1 1 9 で封入することにより、E L 素子を外部から完全に遮断することができ、外部から水分や酸素等の E L 層の酸化による劣化を促す物質が侵入することを防ぐことができる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所